

## TURN-AROUND EFEKAT NAPONA PRAGA KOD PMOS TRANZISTORA NAPREZANIH POZITIVNIM NAPONIMA NA GEJTU

V. Davidović, N. Stojadinović, D. Danković, S. Golubović, I. Manić, *Elektronski fakultet,  
Aleksandra Medvedeva 14, 18000 Niš*

S. Djorić-Veljković, *Gradjevinsko-arhitektonski fakultet, Aleksandra Medvedeva 14, 18000 Niš*  
S. Dimitrijević, *School of Microelectronics, Nathan, Brisbane, Queensland, Australia*

**Sadržaj** - U ovom radu analizirana je pojava "turn-around" efekta napona praga kod PMOS tranzistora pri naprežanju oksida gejta jakim električnim poljem. Efekat je dobijen kod P-kanalnih VDMOS tranzistora snage prilikom električnog naprežanja pozitivnim naponom na gejtu. Zapažena pojava objašnjena je sa aspekta strujno-naponskih karakteristika i elektro-fizičkih mehanizama koji dovode do nestabilnosti MOS tranzistora.

### 1. UVOD

Dobro je poznato da razni vidovi naprežanja MOS tranzistora (jonizujuće zračenje, jako električno polje u oksidu gejta, vrući nosioci) izazivaju nestabilnosti strujno-naponskih karakteristika ovih komponenata, pri čemu je stepen ovih nestabilnosti srazmeran veličini naprežanja [1,2]. Takođe, pokazano je da osnovu ovih nestabilnosti čine elektro-fizički mehanizmi formiranja naelektrisanja u oksidu (površinske gustine  $\Delta N_{ot}$ ) i površinskih stanja (gustine  $\Delta N_{it}$ ) na međupovršini oksid-poluprovodnik. Mada je oblast MOS tranzistora ispod samog gejta najvažnija u pogledu strujno-naponskih karakteristika i električnih parametara kao što su napon praga  $V_T$  i pokretljivost nosilaca  $\mu$ , oksid u polju je jednako važan kada se radi o veličini struje curenja i stepena izolacije između komponenata u MOS integrisanim kolima. Rezultati brojnih istraživanja pokazali su da između naprežanja MOS tranzistora jonizujućim zračenjem i jakim električnim poljima postoji sličnost u tome što oba vida naprežanja u većoj ili manjoj meri generišu i naelektrisanje u oksidu i površinska stanja.

Promene napona praga NMOS i PMOS tranzistora, usled naprežanjem formiranih naelektrisanja u oksidu gejta i površinskih stanja, mogu se respektivno izraziti kao [1]

$$\Delta V_{TN} = -\frac{q\Delta N_{otn}}{C_{ox}} + \frac{q\Delta N_{itn}}{C_{ox}} \quad (1)$$

$$\Delta V_{TP} = -\frac{q\Delta N_{otp}}{C_{ox}} - \frac{q\Delta N_{itp}}{C_{ox}} \quad (2)$$

S obzirom da je kod NMOS tranzistora član usled naelektrisanja u oksidu u izrazu (1) negativan, a član usled zahvaćenog naelektrisanja na površinskim stanjima pozitivan, to je moguće da (zavisno od vrednosti formiranih naelektrisanja  $\Delta N_{otn}$  i  $\Delta N_{itn}$ ) napon praga NMOS tranzistora tokom naprežanja bude pomeren kako ka pozitivnim, tako i ka negativnim vrednostima. S druge strane, isti znak oba člana na desnoj strani izraza (2) ukazuje da bi naprežanje trebalo da dovede do monotone promene napona praga PMOS tranzistora ka negativnijim vrednostima, što je više puta potvrđeno u eksperimentima zračenja [3,4]. Upravo na ovoj činjenici zasnovan je i izbor PMOS tranzistora kao dozimetra jonizujućeg zračenja jer omogućava uspostavljanje korelacije između promene  $\Delta V_T$  i apsorbovane doze zračenja [4]. Imajući u vidu korelaciju zračenje-električno naprežanje, to bi se praktično moglo očekivati da će se tokom naprežanja

oksida gejta PMOS tranzistora jakim električnim poljem njegov napon praga monotono pomerati ka negativnim vrednostima. Međutim, u ovom radu opisano je drastično odstupanje od ovakvog predviđanja, odnosno zapažena pojava "turn-around" efekta napona praga kod P-kanalnih VDMOS tranzistora snage naprežanih pozitivnim naponima na getu. Ove komponente nalaze sve širu primenu u sistemima gde se javlja potreba za upravljanjem velikim snagama i često su izložene nekom vidu naprežanja, kao što su npr. naponsko ili termičko. Mada veća pokretljivost elektrona, a samim tim i veća struja i transkonduktansa, uslovljavaju da N-kanalni MOS tranzistori dominiraju u primenama, u nekim situacijama nezaobilazno se primenjuju i P-kanalni MOS tranzistori. I dok su efekti naprežanja pozitivnim naponom na gejtu dobro proučeni kod N-kanalnih VDMOS tranzistora snage [5], kod P-kanalnih VDMOS tranzistora ima daleko manje rezultata.

### 2. EKSPERIMENT

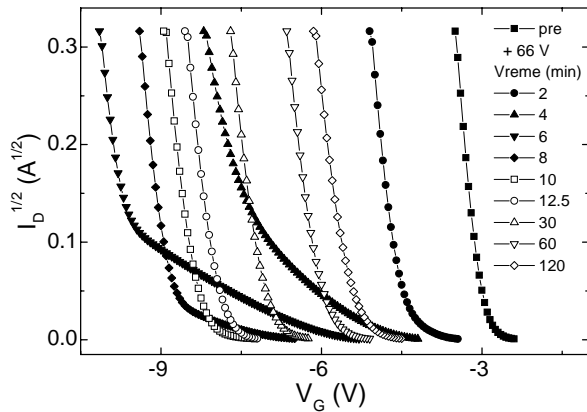
Kao uzorci u eksperimentu korišćeni su komercijalni niskonaponski P-kanalni VDMOS tranzistori snage IRF9520, koji su realizovani u standardnoj poly-Si gejt tehnologiji sa heksagonalnom ćelijskom strukturom (1650 ćelija) i oksidom gejta nominalne debljine 100 nm. Maksimalna struja drejna ovih tranzistora je 6.8 A, a izmerene vrednosti napona praga pre naprežanja bile su  $V_{T0} = -3V$ . Komponente su montirane u plastična kućišta tipa TO-220.

Naprežanje oksida gejta jakim električnim poljem vršeno je na sobnoj temperaturi dovodjenjem pozitivnog napona na gejt (+64, 65 ili 66V) u ukupnom trajanju od 120 min, pri čemu su sors i drejn bili uzemljeni. Kako se radi o naponima vrlo bliskim probojnom za  $d_{ox} = 100nm$ , polarizacija gejta je vršena postepenim povećavanjem napona da bi se izbegao prevremeni proboj. Naprežanje je periodično prekidano radi električne karakterizacije koja je obuhvatala merenje potpragovskih i natpragovskih prenosnih karakteristika korišćenjem preciznih mernih instrumenata (Keithley SMU 237 i Keithley 2400) upravljanih PC računarom, kao i Charge-pumping (CP) karakteristika [6,7] primenom povorke trougaonih impulsa ( $\Delta V_G = 2.6V$ ,  $DTC = 50\%$ ,  $f = 100kHz$ ) generisanih signal generatorom HP 8116A.

### 3. REZULTATI I DISKUSIJA

Na slici 1 prikazano je tipično ponašanje natpragovskih strujno-naponskih prenosnih karakteristika P-kanalnih VDMOS tranzistora snage tokom naprežanja oksida gejta jakim električnim poljem za slučaj napona na gejtu +66V. Očigledno je da jako električno polje izaziva pomeranje prenosnih karakteristika ka negativnim naponima, pri čemu se već posle 6 min naprežanja dostiže maksimalni pomeraj, a nakon toga se vrši promena smera, tj. prenosne karakteristike se pri daljem naprežanju pomeraju u pozitivnom smeru. Ova promena smera naziva se "turn-around", a sama pojava je neuobičajena kada je naprežanje P-kanalnih tranzistora u

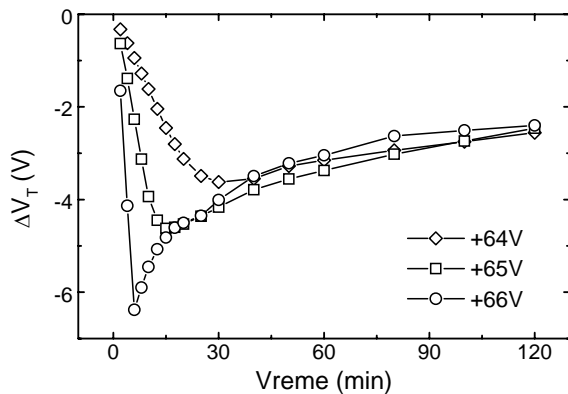
pitanju. Doduše, zapaženo je da se prenosne karakteristike koje su u toku napreznja jonizujućim zračenjem pomerene ulevo, počinju ovako brzo da pomeraju ka pozitivnim naponima tek u fazi oporavka (odžarivanja) komponente na



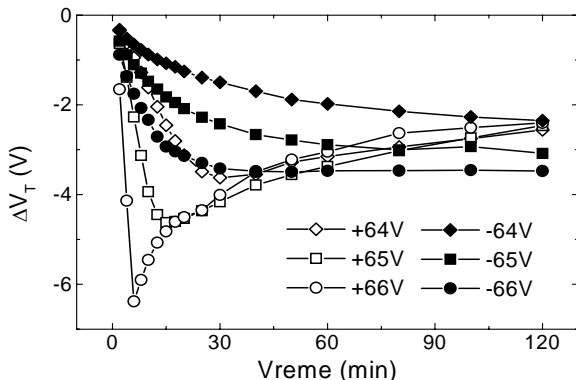
Sl. 1. Natpragovske prenosne karakteristike snažnog P-kanalnog VDMOS tranzistora IRF 9520 tokom napreznja oksida gejtja naponom na gejtju +66V

povišenoj temperaturi (iznad 100°C) [8]. Sa sl. 1 se zapaža i drastično izobličenje kolena prenosne karakteristike nakon 4 min napreznja. Treba istaći da su rezultati za slučaj napreznja naponima +64V i +65V kvalitativno isti, javlja se turn-around i meko koleno u prenosnoj karakteristici, ali se kvantitativno razlikuju, tj. turn-around se pri naponu +65V javlja posle 15 min, a pri naponu +64V posle oko 30 min.

Vrednosti napona praga tokom napreznja, dobijene ekstrakcijom iz natpragovskih prenosnih karakteristika, prikazane su na sl. 2. Jasno je da razlika od samo 1 V u naponima napreznja izaziva različite početne brzine promene napona praga, a već nakon 40 min promene napona praga postaju iste za sve napone napreznja i nadalje zavise



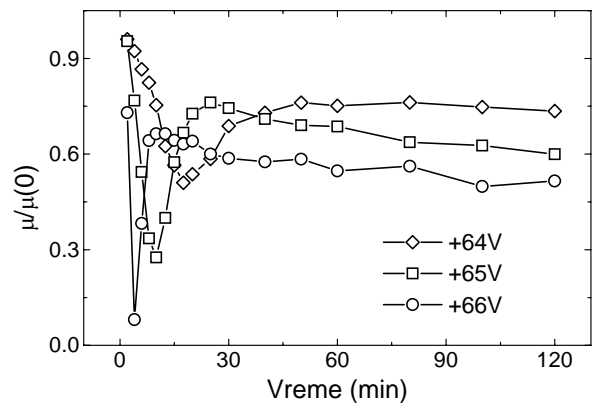
Sl. 2. Ponašanje napona praga P-kanalnog VDMOS tranzistora IRF9520 tokom napreznja oksida gejtja pozitivnim naponima



Sl. 3. Uporedni prikaz promena napona praga P-kanalnog VDMOS tranzistora snage za slučaj napreznja oksida gejtja pozitivnim i negativnim naponima na gejtju

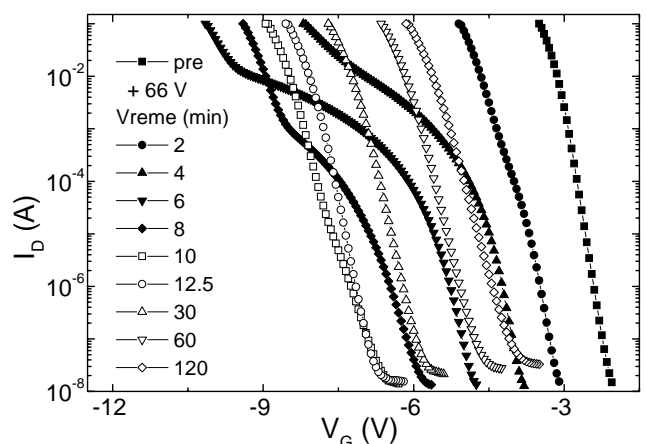
uglavnom od trajanja napreznja. Takođe, odgovarajućim naponima napreznja +64, 65 i 66V odgovaraju maksimalne promene napona praga od 3.625 V, 4.624 V i 6.38 V, respektivno. Poredjenja radi, na sl. 3 uporedno su prikazani rezultati napreznja P-kanalnih VDMOS tranzistora snage pozitivnim i negativnim naponima na gejtju, odakle je očigledno da se turn-around efekat ne javlja pri napreznju negativnim naponima.

Promena nagiba prenosnih karakteristika i pojava blagog kolena jasno ukazuje da se u toku napreznja menja i pokretljivost nosilaca, što je prikazano na sl. 4. Interesantno je da pokretljivost pri napreznju naponom +66V pada na ispod 10% od početne vrednosti i to nakon 4 min, dakle pre pojave turn-arounda (6 min), a isto ponašanje je primećeno i za ostale napone napreznja.



Sl. 4. Ponašanje pokretljivosti šupljina u kanalu snažnog VDMOS tranzistora IRF 9520 tokom napreznja oksida gejtja

U cilju rasvetljavanja ovakvog ponašanja napona praga i pokretljivosti nosilaca, moguć odgovor treba potražiti u analizi potpragovskih prenosnih karakteristika (koje su za napon napreznja +66V prikazane na sl. 5), kao i u analizi charge-pumping karakteristika. Kao što se sa slike 5 vidi, u početnoj fazi napreznja dolazi do pomeranja karakteristika ulevo, ali i do njihove velike degradacije u smislu različitog nagiba na različitim delovima potpragovske karakteristike. Pri tome, na početnom delu karakteristike (koji odgovara veoma malim strujama reda 10 nA) može se uzeti da tim vrednostima struja i napona odgovara pozicija Fermi-evog nivoa oko sredine zabranjene zone poluprovodnika, te da se pomeraj karakteristike ulevo dešava usled generisanog pozitivnog naelektrisanja u oksidu (površinska stanja i donorskog i akceptorskog tipa u slučaju Fermijevo nivoa na sredini zabranjene zone su tada neutralna) S9C. Idući uz karakteristiku, što se postiže promenom napona merenja  $V_G$



Sl. 5. Potpragovske prenosne karakteristike snažnog P-kanalnog VDMOS tranzistora IRF 9520 tokom napreznja oksida gejtja naponom na gejtju +66V

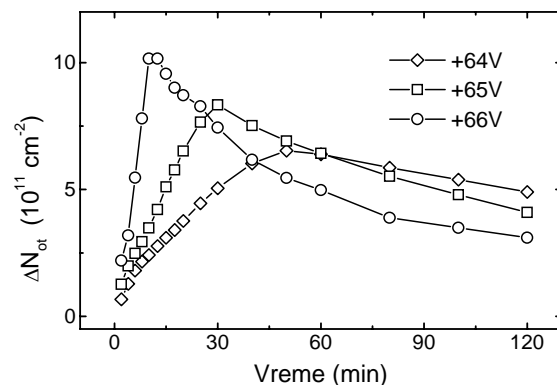
ka negativnijim vrednostima, površinski potencijal supstrata (poluprovodnika N-tipa) je sve negativniji, što izaziva krivljenje energetskih zona poluprovodnika i pomera položaj Fermi-evog nivoa dalje od sredine zabranjene zone ka vrhu valentne zone. Uporedo sa time opada nagib potpragovske karakteristike, što ukazuje da se u toku napreznja na međupovršini oksid-poluprovodnik generišu površinska stanja, ali sa takvom energetskom raspodelom da se njihovi nivoi gomilaju oko vrha valentne zone. Njihova tačnija energetska raspodela može se utvrditi korišćenjem zavisnosti površinskog potencijala od napona na gejtu, kao i zavisnosti potpragovske struje drejna od površinskog potencijala [9]. Analizirajući kvalitativno potpragovske karakteristike na sl. 5, izmerene nakon 6, 8 i 10 minuta zaredom, lako se može primetiti da se lagano gubi njihova deformisanost, što ukazuje da se odvija proces redistribucije površinskih stanja, tj. pomeranje njihovih energetskih nivoa ka sredini zabranjene zone. Tome u prilog ide i činjenica da se povećavaju struje curenja komponente (struje u opsegu od  $1 \times 10^{-8} A$  do oko  $5 \times 10^{-8} A$ ), što se sa sl. 5 može zapaziti imajući u vidu da je strujna osa logaritamska. Ovde treba istaći da je veličina PN spoja balk-drejn koja izlazi na površinu silicijuma, gde se i javlja curenje, velika kako zbog same veličine osnovne ćelije, tako i zbog velikog broja paralelno vezanih ćelija (1650).

Pojava višestrukih nagiba na potpragovskoj karakteristici dovodi u pitanje primenljivost široko korišćene metode McWhortera i Winokura [10] za određivanje gustine naelektrisanja u oksidu i površinskih stanja, a pogotovu ako je to potrebno uraditi automatski. Medjutim, korišćenjem pristupa na kome se zasniva ova metoda, moguće je gustinu napreznog formiranog pozitivnog naelektrisanja u oksidu sa dovoljnom tačnošću odrediti na osnovu pomeraja podpragovske karakteristike na veoma niskim nivoima struje reda  $10^{-8} A$  (označimo promenu napona na gejtu koji odgovara ovoj struji sa  $\Delta V_{MG}$ ) kao

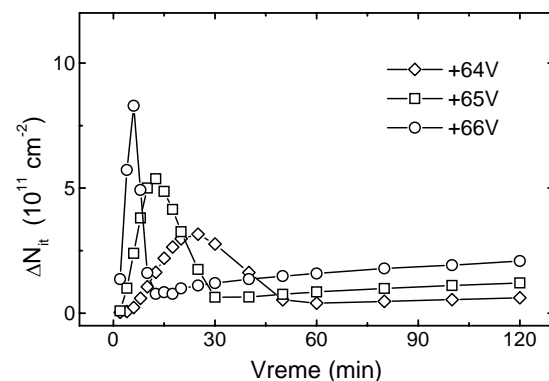
$$\Delta N_{ot} = -C_{ox} \Delta V_{MG} / q. \quad (3)$$

Gustinu formiranih površinskih stanja mogli bismo sada odrediti iz promene napona praga i doprinosa naelektrisanja u oksidu (izraz 2), a takodje i iz razlike napona na gejtu koji odgovaraju strujama drejna  $10mA$  i  $10nA$ . Ovako određene gustine naelektrisanja u oksidu i površinskih stanja prikazane su na sl. 6 i sl. 7, respektivno, odakle se vidi veoma složena vremenska zavisnost, kao i zavisnost od napona napreznja. Pri tome je početno ponašanje i naelektrisanja u oksidu i površinskih stanja, kada se upravo i pojavljuje "turn-around" efekat, posebno interesantno, ali i veoma složeno. Naime, sa sl. 7 i sl. 8 zapaža se početni intenzivni porast i naelektrisanja u oksidu i površinskih stanja koji se odvija po približno linearnom zakonu, što je posebno izraženo za veće napone napreznja. I dok površinska stanja veoma brzo dostignu svoj maksimum, naelektrisanje u oksidu nastavlja da raste sve dok površinska stanja ne opadnu na minimalnu vrednost. Poklapanje maksimuma  $\Delta N_{ot}$  i minimuma  $\Delta N_{it}$  je očigledno. Ovo se dešava posle 12.5 min pri napreznju sa +66V, posle 30 min pri naponu napreznja od +65V i posle 50 min pri naponu napreznja od +64V. Time se može definisati završetak prve faze pojava u oksidu i na međupovršini kod tranzistora u toku napreznja. U ovoj fazi jasno se ističe zavisnost brzine generisanja i naelektrisanja u oksidu i površinskih stanja od napona napreznja, tj. promena napona napreznja za samo 1V znatno menja brzinu njihove generacije, ukazujući da se radi o mehanizmima koji izvesno uključuju veći broj tunelskih procesa.

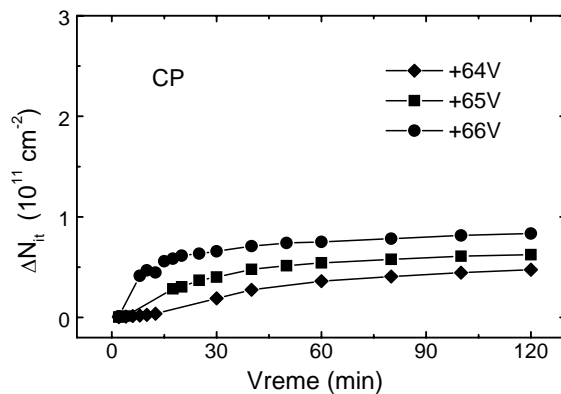
Posebno interesantna pojava koja zasluzuje istraživanje je opadanje gustine površinskih stanja približno na isti način kao i njihov porast, odnosno kriva zavistosti  $\Delta N_{it}$  od vremena



Sl. 6. Gustina naelektrisanja u oksidu gejtta tokom napreznja P-kanalnog VDMOS tranzistora pozitivnim naponima na gejtu



Sl. 7. Gustina površinskih stanja u toku napreznja P-kanalnog VDMOS tranzistora snage pozitivnim naponima na gejtu



Sl. 8. Gustina površinskih stanja u toku napreznja P-kanalnog VDMOS tranzistora snage, dobijena CP tehnikom

(sl. 6) u prvoj fazi pokazuje visoku simetričnost, pri čemu njen oblik veoma podseća na Gaussovu krivu. Maksimum ove krive je manji pri nižim naponima napreznja, ali se tada postiže njena veća rastegnutost. Takodje, skoro konstantna brzina generacije naelektrisanja u oksidu u toku cele prve faze (naročito izražena za napone +65V i +66V) može se usko povezati sa visokom simetrijom krive površinskih stanja, što se zaključuje i iz činjenice da blago opadanje brzine generisanja naelektrisanja u oksidu neposredno pre postizanja maksimuma u odnosu na početnu vrednost za napon +64V dovodi do blage nesimetrije odgovarajuće krive površinskih stanja. Time se pokazuje da su procesi formiranja naelektrisanja u oksidu i formiranja-opadanja površinskih stanja usko povezani. Pored toga i zavisnost početne brzine generisanja naelektrisanja u oksidu (sl. 6) i početne brzine generisanja površinskih stanja (sl. 7) od recipročne vrednosti električnog polja u oksidu pokazuje

približno pravu liniju, odakle se zaključuje da se radi o tunelskom mehanizmu kroz barijeru visine 4.6 eV (odredjene za slučaj naelektrisanja u oksidu na način dat u Š11C), odnosno 4.95 eV (za slučaj površinskih stanja). Neznatna razlika između ove dve vrednosti navodi nas na zaključak da se radi o istom mehanizmu, odnosno mogućoj istoj barijeri.

U drugoj fazi, kada naelektrisanja u oksidu opadaju sa vremenom napreznja (za +66V po približno hiperboličnom zakonu), površinska stanja linearno rastu, ali mala promena u naponu napreznja ne izaziva veliku promenu brzine rasta površinskih stanja, te zaključujemo da u ovoj fazi tunelski mehanizmi ne dominiraju. Na kraju ove faze, posle 120min napreznja, razlika u  $\Delta N_{ot}$  u korist komponenata napreznih sa +64V u odnosu na one napreznane sa +66V, jednaka je razlici u  $\Delta N_{it}$ , ali u obrnutom poretku. Ovo ukazuje da veću gustinu površinskih stanja imaju komponente koje su na kraju napreznja sa manjom gustinom naelektrisanja u oksidu, odnosno da se dešava izvesna "transformacija" naelektrisanja u oksidu u površinska stanja.

Imajući u vidu da su merenja potpragovskih karakteristika relativno spora (nekoliko sekundi), jasno je da doprinos obliku (nagibu) potpragovske karakteristike i konačno određenim vrednostima  $\Delta N_{it}$  (sl. 7) daju kako prava-brza površinska stanja, tako i tzv. border-trapovi (površinska stanja locirana dublje u oksidu koja imaju vreme "odziva" u rasponu 1 $\mu$ s do 1s) Š12C. Prava (brza) površinska stanja mogu se odrediti dinamičkim tehnikama, kakva je charge-pumping. CP tehnikom, prilagodjenom strukturi VDMOS tranzistora Š7C, odredjena gustina površinskih stanja sa nivoima u uskom energetskom intervalu oko sredine zabranjene zone poluprovodnika prikazana je na sl. 8. Kao što se vidi, dobijene krive osim što ne pokazuju maksimum (kao na sl. 7) pokazuju da je u oblasti oko sredine zabranjene zone mala gustina površinskih stanja, odakle zaključujemo da se napreznjem u oksidu u blizini medjupovršine sa silicijumom formira velika gustina border-trapova. Složenost mehanizama koji dovode do pojave turn-arounda napona praga P-kanalnih VDMOS tranzistora i pokazanog ponašanja karakteristika i vremenske zavisnosti naelektrisanja u oksidu i površinskih stanja u toku napreznja, može se primetiti i razmatranjem ponašanja pokretljivosti (sl. 4). Naime, ustanovljena činjenica da pokretljivost nosilaca naelektrisanja opada usled njihovog rasejavanja na zahvaćenom naelektrisanju na površinskim stanjima, kao i da formirano naelektrisanje u oksidu dovodi do porasta pokretljivosti Š13C, ukazuje da se minimalna pokretljivost treba očekivati pri maksimalnoj gustini površinskih stanja. To se približno dobija pri napreznju naponima +64V i +65V, dok se kod napreznja naponom +66V dobija porast pokretljivosti pri porastu gustine površinskih stanja (nakon 6 min), što se može tumačiti uticajem naelektrisanja u oksidu (koje nastavlja da raste) i/ili pomeranjem ovog naelektrisanja bliže ka medjupovršini (što se manifestuje kao neznatno povećanje vrednost  $\Delta N_{ot}$ ) kada je uticaj na pokretljivost izraženiji. Takodje, velika koncentracija border-trapova (takodje pozitivnog znaka naelektrisanja kao i naelektrisanje u oksidu) uticaće na porast pokretljivosti i pored porasta  $N_{it}$  (border-trapovi + brza stanja), što je u saglasnosti sa predloženim modelom za pokretljivost u radu Š13C.

#### 4. ZAKLJUČAK

U ovom radu analizirana je pojava turn-around efekta napona praga kod P-kanalnih VDMOS tranzistora snage napreznih pozitivnim naponima na gejtu. Prikazani rezultati ukazuju da se radi o efektu koji je neočekivan kod PMOS tranzistora, koji nije zapažen pri napreznju negativnim naponima na gejtu, a koji je posledica složenih pojava u

oksidu i na medjupovršini Si-SiO<sub>2</sub>. Analiza eksperimentalnih rezultata izvršena je fenomenološki, pre svega sa ciljem da se ukaže na značaj efekta i potrebe daljih istraživanja mehanizama koji dovode do ovakvog ponašanja. Pokazana je stroga korelisanost između formiranja naelektrisanja u oksidu i površinskih stanja, koja je posledica tunelskih procesa u početnoj fazi napreznja. Takodje, ukazano je i na značaj border-trapova u ovom efektu i otvorene su nove mogućnosti za dalja istraživanja u ovoj oblasti.

#### LITERATURA

- [1] T.P. Ma and P.V. Dressendorfer, *Ionizing Radiation Effects in MOS Devices and Circuits*, New York: Wiley and Sons, 1989.
- [2] S. Dimitrijević, N. Stojadinović, "Analysis of CMOS Transistor Instabilities", *Solid-St. Electron.*, Vol. 30, pp. 991-1003 (1987)
- [3] S. Dimitrijević, S. Golubović, D. Župac, M. Pejović, and N. Stojadinović, "Analysis of Gamma-Radiation Induced Instability Mechanisms of CMOS Transistors", *Solid-State Electronics*, Vol. 32, pp. 349-353 (1989)
- [4] G. Ristić, S. Golubović, and M. Pejović, "pMOS transistors for dosimetric application", *Electronics Letters*, Vol. 29, pp. 1644-1646 (1993)
- [5] N. Stojadinović, I. Manić, S. Djorić-Veljković, V. Davidović, S. Golubović, S. Dimitrijević, "Mechanisms of Positive Gate Bias Stress Induced Instabilities in Power VDMOSFETs", *Microelectron. Reliab.*, Vol. 41, pp. 1373-1378 (2001)
- [6] G. Groeseneken, H.E. Maes, N. Beltran and R.F. De Keersmaecker, "A Reliable Approach to Charge-Pumping Measurements in MOS Transistors", *IEEE Trans. Electron Dev.*, Vol. ED-31, pp. 42-53 (1984)
- [7] P. Habaš, Z. Prijić, D. Pantić, and N. Stojadinović, "Charge-Pumping Characterization of SiO<sub>2</sub>/Si Interface in Virgin and Irradiated Power VDMOSFETs", *IEEE Trans. Electron Dev.*, Vol. ED-43, pp. 2197-2209 (1996)
- [8] A. Kelleher, W. Lane and L. Adams, "Investigation of on-chip high temperature annealing of PMOS dosimeters", *IEEE Trans. Nuclear Science*, Vol. NS-43, pp. 997-1001 (1996)
- [9] S.M. Sze, *Physics of Semiconductor Devices*, New York, John Wiley & Sons, 1981
- [10] P.J. McWhorter and P.S. Winokur, "Simple Technique for Separating the Effects of Interface Traps and Trapped-Oxide Charge in Metal-Oxide-Semiconductor Transistors", *Appl. Phys. Lett.*, Vol. 48, pp 133-135 (1986)
- [11] K.O. Jeppson and C.M Swensson, "Negative Bias Stress of MOS Devices at High Electric Fields and Degradation of NMOS Devices", *J. Appl. Phys.*, Vol. 48, pp. 2004-2019 (1977)
- [12] D.M. Fleetwood, "Border Traps in MOS Devices", *IEEE Trans. Nuclear Science*, Vol. NS-39, pp 269 (1992)
- [13] N. Stojadinović, M. Pejović, S. Golubović, G. Ristić, V. Davidović, and S. Dimitrijević, "Effects of Radiation-Induced Oxide-Trapped Charge on Mobility in P-Channel MOSFETs", *IEEE Trans. Nuclear Science*, Vol. NS-39, pp 269 (1992)

**Abstract** - In this paper the appearance of "turn-around" effect of threshold voltage at high electric field gate oxide stressed PMOS transistors has been analysed. The effect has been obtained at P-channel power VDMOS transistors during positive gate bias electrical stressing. The observed effect has been explained from the point of current-voltage characteristics and electro-physical mechanisms responsible for instabilities of MOS transistors.

#### TURN-AROUND EFFECT OF THRESHOLD VOLTAGE AT POSITIVE GATE BIAS STRESSED PMOS TRANSISTORS

Vojkan Davidović, Ninoslav Stojadinović, Danijel Danković, Snežana Golubović, Ivica Manić, Snežana Djorić-Veljković, and Sima Dimitrijević