

MODIFIKACIJA NAPONSKE JEDINICE FISKALNE REGISTAR KASE

Dejan Barać, Aneta Prijić, Zoran Prijić, *Elektronski fakultet Niš*
 Dušan Petković, *Ei Informatika Niš*

Sadržaj – U radu je opisan postupak modifikacije napajanja fiskalne registar kase, sproveden u cilju otklanjanja nedostataka uočenih pri visokim strujama i varijacijama mrežnog napona. Promenjen je postojeći PSPICE model za simulaciju prekidačkog regulatora MC34063. Prikazan je novi pristup proračunavanju parametara step-down konvertora u prekidačkom režimu. Rezultati su verifikovani simulacijom i praktično, na laboratorijskom prototipu.

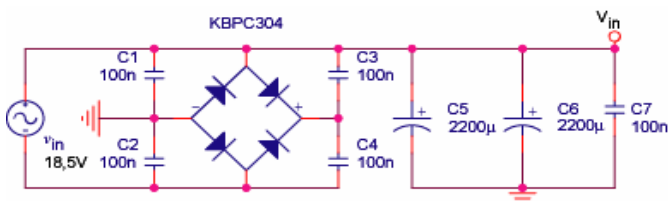
1. UVOD

Obezbeđenje kvalitetnog napajanja predstavlja jedan od osnovnih preduslova za pouzdan rad svakog elektronskog uređaja. Konstrukcija savremenih fiskalnih registar kasa podrazumeva upotrebu dva mikrokontrolera pri čemu se jedan koristi za upravljanje kasom u smislu njenih osnovnih funkcija i za rad sa operativnom memorijom u koju se smešta baza podataka sa artiklima, cenama i poreskim stopama, dok se drugi koristi za upravljanje fiskalnim modulom i memorijom u koju se smeštaju podaci o prometu i porezu. Tipično, operativna memorija je SRAM, dok je fiskalna SRAM ili FLASH. Pored toga, u kasu su ugrađena i dva displeja, kao i štampač fiskalnog isečka, zajedno sa motorom za namotavanje kontrolne trake. Step i uslovi eksploatacije kase nameću potrebu za pažljivim projektovanjem izvora napajanja, posebno imajući u vidu učestanost promena u kvalitetu mrežnog napajanja.

Ovaj rad predstavlja rezultate postignute modifikacijom napajanja jednog tipa fiskalne registar kase proizvodnje Ei Informatika. Dizajn izvora napajanja, poreklom iz transfera tehnologije, opisan je u drugoj sekciji, zajedno sa analizom vezanom za uočene slabosti. Treća sekcija daje uvid u metodologiju i praktične korake koji su preduzeti radi ispravljanja pomenutih slabosti. Ujedno je opisan i praktičan pristup proračunavanju parametara step-down konvertora, koji je praćen eksperimentalnom potvrdom primenljivosti.

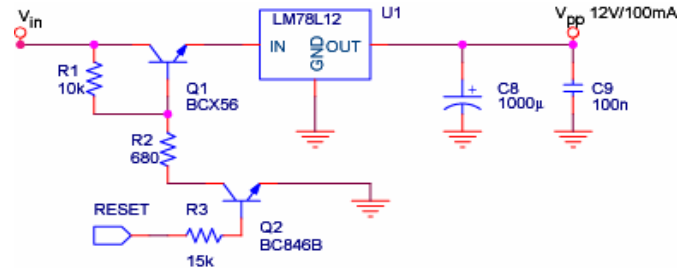
2. OSNOVNI DIZAJN I NEDOSTACI

U okviru napajanja kase mogu se, pored ispravljačke sekcije prikazane na Sl. 1, razlikovati još tri kola koja obezbeđuju naponske nivoe potrebne za funkcionisanje pojedinih skopova kase.



Sl. 1. Ispravljačka sekcija

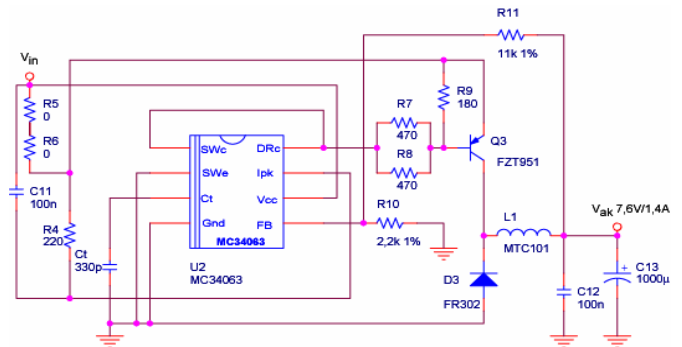
Mrežni napon se, korišćenjem transformatora i Grecovog spoja, uz odgovarajuće filtriranje, prevodi u jednosmerni napon $V_{in} \approx 17V$. Napon V_{in} služi kao ulazni napon za kolo napajanja upravljačke funkcije kase i programiranje mikrokontrolera (Sl. 2), koje na izlazu obezbeđuje stabilisanih $V_{pp}=12V$, uz pomoć naponskog regulatora U1 (LM78L12).



Sl. 2. Kolo napajanja za upravljačke funkcije kase i programiranje mikrokontrolera

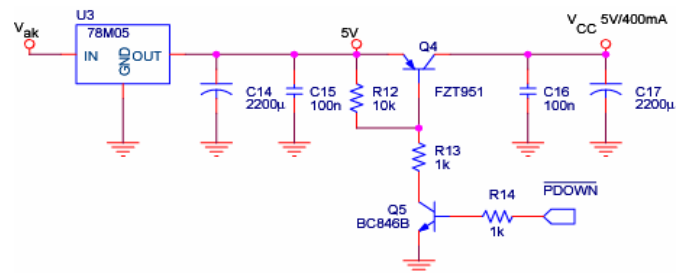
Konstrukcija kase predviđa upisivanje ugrađenog softvera preko konektora na samoj matičnoj ploči. Ovaj softver se delom smešta u odgovarajuće FLASH memorijsko područje mikrokontrolera, a delom u OTP EPROM ili EEPROM iz koga se učitava prilikom inicijalizacije kase.

Napon V_{in} koristi se i kao ulazni napon za kolo napajanja štampača i displeja. Osnovu ovog kola čini prekidački regulator U2 (MC34063) u konfiguraciji step-down konvertora (Sl. 3), koji na izlazu treba da daje napon $V_{ak}=7,6V$. Svrha korišćenja ovakve konfiguracije je, između ostalog, obezbeđivanje dovoljne struje za rad štampača koji je sinhronizovan sa radom motora za namotavanje kontrolne trake.



Sl. 3. Kolo napajanja štampača i displeja

Napon V_{ak} predstavlja ulazni napon za kolo napajanja logike (mikrokontrolera, memorije i ostalih logičkih kola) i tastature kase, koje obezbeđuje stabilisanih 5V na izlazu korišćenjem naponskog regulatora U3 (78M05) sa Sl. 4.



Sl. 4. Kolo napajanja logike

Simulacijom prikazanih kola korišćenjem programa PSPICE [1] i eksperimentalnim putem utvrđeni su sledeći nedostaci:

1. Kada je efektivna vrednost mrežnog napona 236V i veća, u trenutku početka štampača fiskalnog isečka,

na tranzistoru Q_3 se disipira snaga od približno 3W, što je i njegova granična vrednost [2]. Uzrok tome je velika maksimalna vrednost prekidačke struje, koja se dobija pri konfiguraciji sa Sl. 3 („external current-boost“ [3]), što radnu tačku tranzistora Q_3 postavlja duboko u aktivnu oblast. Posledica je pregrevanje i pregorevanje tranzistora Q_3 .

2. Kada je efektivna vrednost mrežnog napona 200V i manja, uzimajući u obzir pad napona od 1,65V između kolektora i emitora Q_1 , na ulazu kola U1 sa Sl. 2 pojavljuje se napon od 13,1V. Prema specifikaciji proizvođača naponskog regulatora [4] ovaj napon nije dovoljan da dâ potrebnu vrednost napona V_{pp} .

Oba nedostatka su vezana za promene u mrežnom naponu, što znači da napajanje nije projektovano da radi u granicama dozvoljenih varijacija, odnosno projektovano je tako da korektno radi samo pri nominalnom naponu od 220V.

Treba napomenuti da je, radi simulacije kola U2 sa Sl. 3 modifikovan postojeći PSPICE model [5], tako što su granične vrednosti ulaznog napona pomerene sa 2,5V na 0V, čime je omogućena konvergencija u simulaciji.

3. MODIFIKACIJA DIZAJNA I REZULTATI

Radi prevazilaženja prvog nedostatka bilo je potrebno izvršiti ponovni proračun elemenata kola sa Sl. 3. U ovom kolu vrednost prigušnice L_1 određuje i maksimalnu vrednost struje kroz tranzistor Q_3 . Uobičajeno je da se ova vrednost izabere tako da konfiguracija radi u prekidačkom režimu, pri minimalnoj zadatoj vrednosti ulaznog napona [6], [7]. Problem nastaje kada se ulazni napon menja u širokim granicama, pa mu i minimalna vrednost varira, što izlaznu struju, koja treba da bude $I_{out} = 1,4A$, višestruko uvećava. Zbog toga je pristup proračunu vrednosti prigušnice zasnovan na određivanju maksimalne vrednosti struje I_{pk} pri maksimalnom ulaznom naponu $V_{in}^{max} = 17,7V$. Prema [6] je:

$$I_{pk}^{max} = 2I_{out} = 2,8A, \quad (1)$$

dok je za minimalni ulazni napon $V_{in}^{min} = 13,8V$:

$$I_{pk} = \frac{V_{in}^{min} - V_{ak}}{V_{in}^{max} - V_{ak}} I_{pk}^{max} = 1,72A. \quad (2)$$

Veza između ulaznog i izlaznog napona određena je relacijom [6]:

$$V_{ak} = V_{in} \frac{t_{on}}{t_{on} + t_{off}} = \frac{V_{ak} + V_D}{V_{in}^{min} + V_D - r_d I_{pk}}, \quad (3)$$

gde je t_{on} vreme u kome je prekidač u provodnom stanju, dok je t_{off} vreme u kome je dioda D_3 ($V_D=0,5V$) u provodnom stanju. Otpornost r_d je:

$$r_d = r_{sc} + r_{ce}^{Q3} + r_{L1} = 0,25\Omega, \quad (4)$$

gde je r_{ce}^{Q3} ($I_c = 2A, \beta = 20$) $\approx 80m\Omega$, a ekvivalentna serijska otpornost prigušnice $r_{L1} = 50m\Omega$. Na osnovu [6] se $r_{sc} \equiv R_5 + R_6$ određuje kao:

$$r_{sc} = \frac{0,33}{I_{pk}^{max}} \approx 0,12\Omega. \quad (5)$$

Za razliku od [6] gde se u izrazu (3) uzima u obzir samo r_{sc} , ovde se vodi računa i o ostalim komponentama otpornosti jer su po vrednostima poredive sa r_{sc} , pa se ne mogu zanemariti. Pošto je radna učestanost kola $f_{sw} = 50kHz$, korišćenjem (3) dobija se vreme t_{on} :

$$t_{on} = \frac{t_{on}}{\frac{t_{on} + t_{off}}{f_{sw}}} = 11,68\mu s, \quad (6)$$

dako da je, prema [6], vrednost kondenzatora C_t :

$$C_t = 4 \times 10^{-5} t_{on} = 467,2pF \approx 470pF. \quad (7)$$

Induktivnost prigušnice je:

$$L_1 = \frac{V_{in}^{max} - r_d I_{pk}^{max} - V_{ak}}{I_{pk}^{max}} t_{on} = 39,21\mu H. \quad (8)$$

Vrednost napona V_{ak} određena je naponskim razdelnikom:

$$V_{ak} = (1 + \frac{R_{11}}{R_{10}}) V_{ref}, \quad (9)$$

gde je $V_{ref} = 1,25V$ napon komparatora u kolu MC34063 [3], [7]. Donja granica struje kroz razdelnik može biti $100\mu A$, bez uticaja na performanse kola [6]. Ovde će, sigurnosti radi, biti usvojen kriterijum da struja kroz razdelnik može biti 1000 puta manja od izlazne struje, tako da je:

$$R_{10} = \frac{V_{ref}}{I_{out}} \cdot 10^3 = 893\Omega, \quad (10)$$

pa je izabrana najbliža standardna vrednost $R_{10} = 1k\Omega$. Na osnovu (9), uzimajući u obzir standardne vrednosti otpornika, dobija se $R_{11} \approx 5,1k\Omega$. Otpornici koji definišu položaj radne tačke tranzistora Q_3 izračunavaju se prema [6]:

$$R_9 = \frac{10 \cdot \beta}{I_{pk}^{max}} = 71,43\Omega \quad (11)$$

$$R_b \equiv (R_7 \parallel R_8) \approx \frac{V_{in}^{max} - r_{sc} I_{pk}^{max} - V_{eb}^{Q3} - V}{\frac{I_{pk}^{max}}{\beta} + \frac{V_{eb}^{Q3}}{R_9}} = 104,4\Omega, \quad (12)$$

gde je $V=0,8V$ napon između pina SW_c kola MC34063 i mase. Usvojene su standardne vrednosti $R_9=68\Omega$ i $R_b=100\Omega$. Na taj način je radna tačka tranzistora Q_3 postavljena na granicu aktivne oblasti i zasićenja, što sprečava njegovo pregrevanje.

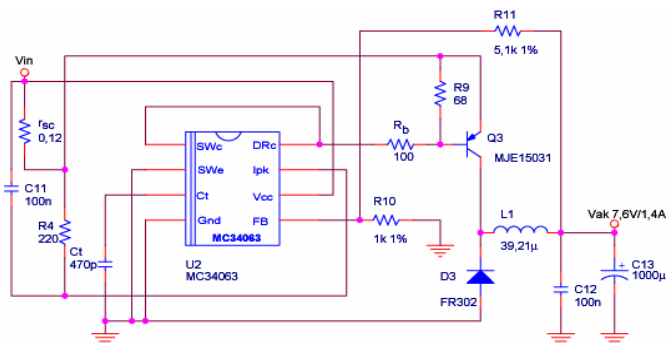
Veza između talasnosti izlaznog napona V_{ripple} i vrednosti filterskog kondenzatora C_{13} data je relacijom [6]:

$$V_{ripple} \geq \frac{I_{pk}^{max}}{8f_{sw} C_{13}} + 0,1 R_{C13} I_{pk}^{max}, \quad (13)$$

pri čemu je $R_{C13} \approx 0,15\Omega$ ekvivalentna serijska otpornost kondenzatora i neophodno ju je uzeti u obzir [6], [8]. Drugi sabirak u (13) je empirijskog karaktera. Vrednost $C_{13}=1000\mu F$ zadovoljava kriterijum talasnosti izlaznog napona od 50mV. Treba napomenuti da ovaj parametar nije kriti-

čan u dizajnu, s obzirom na postojanje šuma koji unose elektromehaničke komponente (štampač i motor).

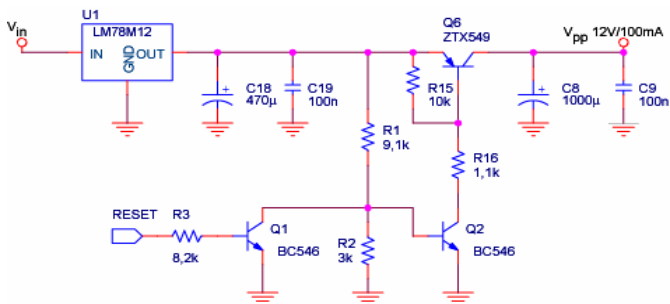
Modifikovano kolo sa Sl. 3 prikazano je na Sl. 5.



Sl. 5. Modifikovano kolo napajanja štampača i displeja

Umesto tranzistora FZT951 na mestu Q_3 je upotrebljen tranzistor MJE15031 [9] zbog toga što ima veću snagu, manju otpornost između kolektora i emitora, a i cena mu je nešto niža.

Logičkom i električnom analizom kase ustanovljeno je da se RESET sekcija u kolu sa Sl. 2 može bezbedno pomeriti iza naponskog regulatora U1. Treba napomenuti da se u ovom slučaju ne radi o resetu celog uređaja, već samo o delu koji se koristi prilikom programiranja mikrokontrolera. Modifikovano kolo sa Sl. 2, prikazano je na Sl. 6.



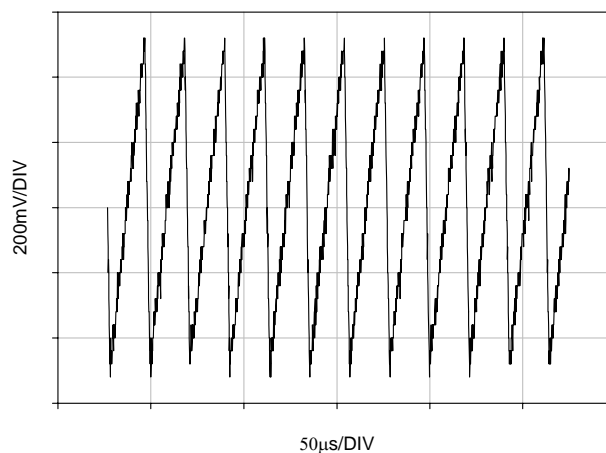
Sl. 6. Modifikovano kolo napajanja za upravljačke funkcije kase i programiranje mikrokontrolera

Kolo LM78M12 upotrebljeno je zbog toga što dozvoljava veću disipaciju snage u odnosu na LM78L12. Konceptcija RESET sekcije je promenjena i upotrebljen je PNP tranzistor ZTX549. Napon između kolektora i emitora ovog tranzistora iznosi 50mV pri $I_c=100mA$ i $\beta=10$. Za razliku od kola sa Sl. 2 kod koga se pražnjenje kondenzatora C8 vrši i preko U1, u kolu sa Sl. 6 se pri RESET=1 aktivira tranzistor Q_1 , a tranzistor Q_2 se zakoči, čime se proces resetovanja ubrzava. Pad napona na tranzistoru Q_1 je u ovom slučaju izbegnut, pa je i ulazni napon kola U1 sveden u granice koje propisuje proizvođač [9], čime je prevaziđen drugi nedostatak osnovnog dizajna.

Kod kola sa Sl. 4 tranzistor FZT951 zamenjen je tranzistorom ZTX549, koji ima nešto veći napon između kolektora i emitora za iste radne uslove ($I_c=400mA$, $\beta=20$), ali mu je cena tri puta niža. Podešavanje radne tačke izvršeno je pomoću otpornika vrednosti $R_{13}=200\Omega$ i $R_{14}=510\Omega$.

Ispravljačka sekcija sa Sl. 1 nije pretrpela nikakve promene.

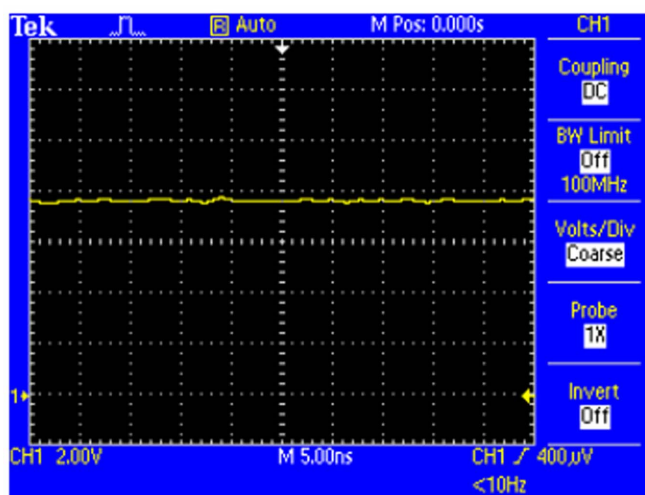
U cilju praktične provere opisanih modifikacija realizovan je prototip naponske jedinice u diskretnoj tehnologiji na, za tu svrhu projektovanoj i proizvedenoj štampanoj ploči. Nakon provere osnovne funkcionalnosti, prototip je aktiviran kao napajanje kase. Naponski nivoi su mereni u vremenu korišćenjem digitalnog osciloskopa Tektronix 2012. Na Sl. 7 prikazan je talasni oblik signala na kondenzatoru C_1 u kolu sa Sl. 5.



Sl. 7. Eksperimentalni talasni oblik napona na kondenzatoru C_1 u kolu sa Sl. 5

Kondenzator se puni i prazni tokom jednog ciklusa određenog učestanošću f_{sw} , pri čemu je u idealnom slučaju vreme punjenja približno šest puta duže od vremena pražnjenja. Postignuta uniformnost talasnog oblika u vremenu ukazuje na činjenicu da prekidački izlaz kola nije preopterećen [6] tokom rada štampača.

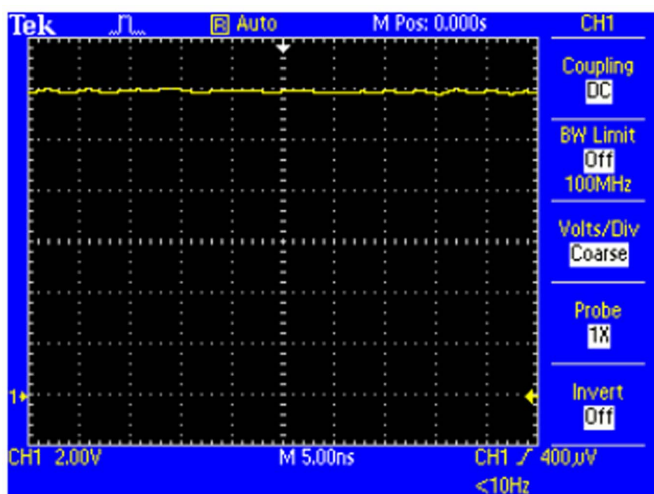
Zavisnost napona V_{ak} u kolu sa Sl. 5 od vremena u radnom režimu uređaja, pri efektivnoj vrednosti mrežnog napona od 242V, prikazana je na Sl. 8. Srednja vrednost ovog napona je 7,53V što se može smatrati prihvatljivim odstupanjem u odnosu na projektovanu od 7,6V. Tokom ispitivanja nije dolazilo do pojave pregrevanja tranzistora Q_3 .



Sl. 8. Vremenska zavisnost napona V_{ak} u kolu sa Sl. 5 (multi naponski nivo je označen strelicama). Efektivna vrednost mrežnog napona je 242V.

Zavisnost napona V_{pp} u kolu sa Sl. 6 od vremena u radnom režimu uređaja, pri efektivnoj vrednosti mrežnog napona od 187V, prikazana je na Sl. 9. Srednja vrednost napona je

11,97V, a jasno je da u ovom slučaju ne dolazi do prekida napajanja jer je napon na ulazu kola U1 uvek dovoljan da obezbedi normalan radni režim.



Sl. 9. Vremenska zavisnost napona V_{pp} u kolu sa Sl. 6 (multi naponski nivo je označen strelicama). Efektivna vrednost mrežnog napona je 187V.

4. ZAKLJUČAK

Modifikovani izvor napajanja fiskalne registar kase je bolje prilagođen uslovima koji vladaju na našoj električnoj mreži u odnosu na inicijalni. Pre uvođenja u serijsku proizvodnju potrebno je izvršiti testiranja koja se odnose na termičku stabilnost i otpornost na klimatske uticaje, kao i prilagođenje SMD tehnologiji.

LITERATURA

- [1] J. Keown, *MicroSim Pspice and Circuit Analysis*, 3rd Ed., New Jersey: Prentice-Hall International, 1998.
- [2] ZETEX Semiconductors, *FZT951-FZT953 Datasheet*, Issue 3, pp. 3-279–3-283, April 2000.

- [3] ON Semi, *MC34063A Datasheet*, <http://www.onsemi.com>, Rev. 12, January 2004.
- [4] ST Microelectronics, *L78L00 Series Datasheet*, <http://www.st.com>, p. 7, July 2003.
- [5] C. Basso, *MC34063A ORCAD models*, <http://www.onsemi.com/site/support/literature/list>
- [6] J. Alberkrack, „Theory and Applications of the MC34063 and μ A78S40 Switching Regulator Control Circuits“, ON Semi, <http://www.onsemi.com>, Application Note AN920-D, Rev. 3, April 2002.
- [7] Analog Devices, *ADP111 Datasheet*, <http://www.analog.com>, Rev. 0, 1996.
- [8] S. Ristić, *RLC Komponente*, Niš: Prosveta, 2005.
- [9] ON Semi, *MJE15031 Datasheet*, <http://www.onsemi.com>, Rev. 2, April 2001.
- [10] National Semiconductor, *LM341/LM78Mxx Series 3-Terminal Positive Voltage Regulators*, <http://www.national.com>, July, 1999.

Abstract – Paper presents improvement of the power supply which is used in fiscal cash register. Weaknesses of the initial design were related to the peak currents and variations of the line input voltage. Step-down converter and corresponding circuits are redesigned to take into account wider range of the input voltages and higher peak currents. PSPICE model for MC34063 switching regulator is modified. Also, a new approach to the calculation of step-down converter parameters is presented. Obtained results are verified by simulation and in practice, using laboratory prototipe.

POWER SUPPLY MODIFICATION FOR THE FISCAL CASH REGISTER

Dejan Barać, Aneta Prijjić, Zoran Prijjić,
Dušan Petković