

JEDNO REŠENJE PRENOSIVOG GENERATORA IMPULSA

Boris Radin, Pavle Savković, *Fakultet tehničkih nauka, Katedra za računarsku tehniku i računarske komunikacije, Novi Sad*

Sadržaj – U radu je opisana metodologija projektovanja i konstrukcija generatora impulsa namenjenog za laboratorijsko ispitivanje dejstva električnih impulsa na metabolizam mikroorganizama. Uređaj je realizovan kao prenosni sa samostalnim baterijskim napajanjem, a zasnovan je na integrisanim kolima u CMOS tehnologiji sa minimizovanom potrošnjom. Sinteza učestanosti je ostvarena pomoću PLL kola i dva specijalno konstruisana brojača koji realizuju množenje i deljenje učestanosti referentnog oscilatora.

1. UVOD

U poslednje vreme pažnja mikrobiologa se sve više okreće ka proučavanju električne aktivnosti mikroorganizama. Rezultati nekih istraživanja ukazuju da većina mikroorganizama, posebno onih patogenih, pokazuje izraženu bioelektričnu aktivnost na učestanostima do 1MHz, [1]. Takođe je uočena mogućnost inhibitornog dejstva na metabolizam mikroorganizama pomoću električnih impulsa odgovarajuće učestanosti, koje je posebno efikasno ukoliko su impulsi unipolarnog karaktera. U tom smislu su se posebno interesantnim pokazali pravougaoni unipolarni impulsi sa faktorom ispune bliskim 0.5 koji pored dejstva na učestanosti osnovnog harmonika omogućavaju istovremeno dejstvo i na nekoliko učestanosti koje odgovaraju višim harmonicima (posebno trećem i petom).

Već nekoliko godina na tržištu zapadnih zemalja moguće je pronaći generatore impulsa koji su rezultat navedenih istraživanja. Takvi uređaji su evoluirali od jednostavnih astabilnih multivibratora na bazi integrisanog kola NE555 do vrlo kompleksnih mikroprocesorski zasnovanih sistema.

Funkcionalni zahtevi koji se postavljaju pred takve uređaje su sledeći:

- generisanje unipolarnih pravougaonih signala učestanosti do 1MHz i amplitude do 15V,
- mogućnost programiranja dužine radnih intervala od 1 do 30 minuta,
- zaštita izlaza od preopterećenja i podopterećenja,
- svetlosna i zvučna signalizacija,
- baterijsko napajanje sa što većim brojem radnih časova.

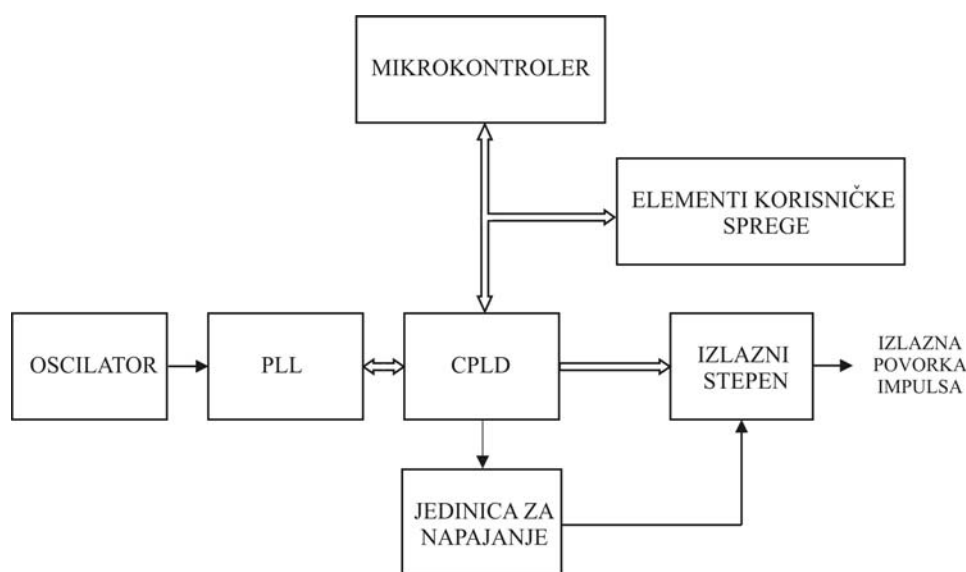
Reprezentativan primerak ove klase uređaja [2] je detaljno analiziran, i uočeni se sledeći ozbiljni nedostaci:

- realizovana je samo osnovna učestanost od 30kHz, a svaka druga zahteva kupovinu posebnog modula,
- potrošnja uređaja je srazmerno visoka i radni vek baterijskih elemenata (AA/LR6, 3 kom.) je relativno kratak, približno 10 časova, i
- korisnička sprega je srazmerno siromašna (svetlosne diode, tasteri i zvučni indikator).

U nastojanju da uočene nedostatke otklone, autori su konstruisali potpuno nov generator impulsa. Funkcionalne karakteristike ovog uređaja verifikovane su laboratorijskim ispitivanjima tri proizvedena prototipa. U poređenju sa konkurencijom [2] uređaj pokazuje znatno bolje funkcionalne mogućnosti, a istovremeno je i značajno jeftiniji.

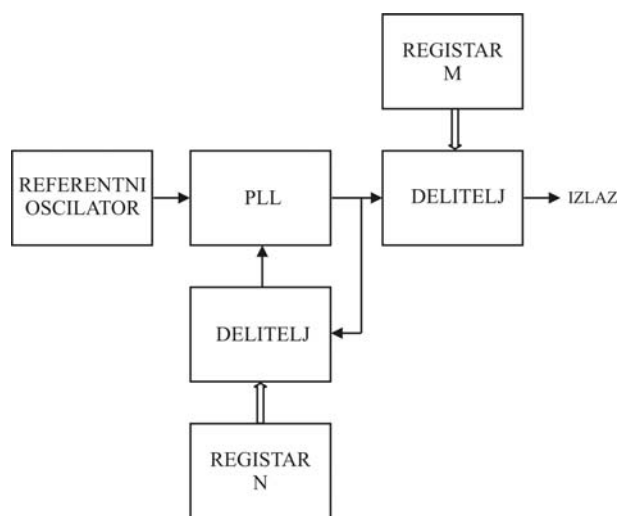
2. OPIS UREĐAJA

Globalna struktura uređaja predstavljena je na slici 1.



Slika 1. Blok-šema generatora impulsa

Osnovni funkcionalni zadatak – sintezu pravougaonih signala zadate učestanosti – realizuje PLL sklop realizovan na bazi integrisanog kola 74HC4046, slika 2. To je komponenta realizovana HCMOS tehnologijom i optimizovana za rad na malim naponima napajanja (3-6V), pri čemu maksimalna struja napajanja iznosi približno 0.5mA na radnoj učestanosti od 1MHz. Sadrži sve neophodne elemente za realizaciju funkcija PLL sklopa (3 fazna komparatora, naponski kontrolisan oscilator, priključke za niskopropusni filter itd.), masovno se proizvodi i ima nisku cenu. U ovom slučaju upotrebljen je fazni komparator II koji je osetljiv na rastuće ivice signala, a pridružene pasivne R/C komponente su proračunate tako da se pokrije frekventni opseg 30kHz – 1MHz uz adekvatnu dinamiku prelaznih procesa pri promeni sintetizovane učestanosti.



Slika 2. Sklop za sintezu učestanosti

Referentni oscilator je realizovan na bazi integrisanog kola 74HC4060 kontrolisanog jeftinom kristalnom jedinkom 32768Hz ($f_0 = 2^{15}$ Hz), a pored PLLa pobuđuje i mikrokontroler. Ova učestanost je izabrana iz više razloga:

- sa pridruženim 6-bitnim deliteljima lako se postiže umnožavanje učestanosti do potrebnih 1MHz,
- mikrokontroler je rasterećen osnovnog posla sinteze učestanosti i ova radna učestanost je dovoljno visoka za preostale zadatke (opsluženje korisničke sprege, vremensku kontrolu, nadzor itd.) čime se značajno smanjuje njegova potrošnja,
- znatno se pojednostavljaju aritmetičke operacije u procesu izračunavanja koeficijenata delitelja, jer se množenje i deljenje sa 2^{15} realizuje jednostavnijim operacijama pomeranja.

PLL sklopu su pridružena i dva namenski konstruisana delitelja učestanosti. To su 6-bitni delitelji sa mogućnošću deljenja učestanosti u intervalu 1-64 uz očuvanje gotovo idealnog faktora ispune (0.5). Koeficijenti deljenja se nalaze u pridruženim 6-bitnim registrima N i M koji su direktno dostupni mikrokontroleru, pa se celokupan proces sinteze zadate učestanosti svodi na izračunavanje optimalnih vrednosti delitelja, a sintetizovana učestanost ima vrednost:

$$F = f_0 * N/M \quad (1)$$

Ovakvi delitelji se ne proizvode kao komercijalno dostupna integrisana kola, pa je stoga njihova funkcionalnost realizovana programiranjem kompleksnog programabilnog logičkog kola (CPLD) Xilinx XCR3064XL. Ova komponenta je izabrana stoga što poseduje dovoljno internih resursa za realizaciju delitelja, ali i niza dodatnih sklopova koji obezbeđuju funkcije povezivanja mikrokontrolera sa preostalim elementima uređaja (kontrolni i statusni registri, sprežna logika, pomoćni brojači i dr.). Na taj način je znatno smanjen broj integrisanih kola u sistemu i pojednostavljeno projektovanje osnovne štampane ploče uređaja. Takođe, XCR3064XL ima veoma malu potrošnju koja je u konkretnom slučaju procenjena na najviše 0.1mA. Na kraju, raspoloživi razvojni alati [3] omogućavaju izvanredno efikasan proces implementacije, koji je obuhvatio korake opisa strukture u VHDL jeziku, funkcionalne simulacije i verifikacije, prevođenja i programiranja komponente.

Na bazi kriterijuma kao što su: potrošnja, cena, dostupnost razvojnih alata i raspoloživi interni resursi, za radni mikrokontroler izabran je PIC16F84A kompanije Microchip [4]. To je član široko rasprostranjene familije mikrokontrolera koji poseduje sledeće karakteristike:

- 14-bitno RISC jezgro,
- 1024 reči programske FLASH memorije,
- 68B RAM memorije,
- 64B EEPROM memorije za podatke,
- gornja granična učestanost 20MHz,
- 18-pinsko DIP kućište.

Uređaj se napaja iz 3 baterijska elementa AA/LR6 tipa spojenih na red. Ugrađena je ulazna zaštita od inverznog napona, kao i mogućnost da mikrokontroler, po završetku rada, automatski isključi kompletan uređaj u cilju smanjenja potrošnje. Napon baterijskih elemenata kontroliše se putem 2 komparatora na bazi LMV339 kola i naponske reference LMV431. Kada napon po elementu padne ispod vrednosti od 1.1V, prvi komparator signalizira mikrokontroleru stanje ispražnjenosti, što se prikazuje korisniku kroz periodično bljeskanje jedne od LED dioda, a kada padne ispod vrednosti 1V mikrokontroler se resetuje i ceo sistem automatski gasi. Na taj način omogućeno je iskorišćenje gotovo celokupne uskladištene energije, uz istovremenu zaštitu od preteranog iscrpljivanja elemenata koje bi moglo dovesti do curenja elektrolita.

Napon napajanja digitalnih kola iznosi nominalnih 3.3V i produkt je regulacije baterijskog napona LDO regulatorom LP2981. Ovo kolo karakteriše izuzetno mala dopuštena vrednost pada napona ulaz-izlaz od samo 20mV pri nominalnoj radnoj struji od 5mA, što praktično omogućava pražnjenje baterijskih elemenata do minimalnog radnog napona za ugrađena integrisana kola 3V, odnosno 1V po elementu.

Generisana povorka impulsa se sa LVCMOS naponskog nivoa prebacuje na potreban izlazni naponski nivo (8-16V) putem translatorskog kola MC14504. Ovo kolo napaja DC/DC pretvarač realizovan na bazi prekidačkog regulatora MAX608 kojeg karakteriše izuzetno mala potrošnja i nizak radni napon. Pretvarač je klasične “boost” topologije, a korisnik podešava izlazni napon putem rotacionog

potenciometra. I pretvarač i naponski translator imaju ugrađenu prekostrujnu zaštitu, a preostala dva komparatora iz komponente LMV339 prate izlaznu struju iz uređaja i signaliziraju mikrokontroleru stanje strujnog preopterećenja odnosno podopterećenja.

U odnosu na komercijalno rešenje, elementi korisničke sprege su prošireni tako da omogućuje veći stepen interaktivnosti sa korisnikom. Koncept svetlosne signalizacije putem LED dioda i zvučne putem signalne zujalice je zadržan kao odgovarajući, kako sa funkcionalnog stanovišta, tako i sa energetskog. Proširen je broj tastera na 3 u cilju lakšeg kretanja kroz korisnički meni. Uveden je LCD pokazivač tip PVC160101 sa mogućnošću ispisa 16 alfanumeričkih karaktera koji se koristi u početnoj fazi zadavanja radnih parametara (učestanost, vremenski interval), kao i za ispis propratnih poruka.

3. METODOLOGIJA PROJEKTOVANJA

Tokom početne faze projektovanja analizirani su princip rada uređaja i funkcionalni zahtevi sa stanovišta korisnika, kao i konstrukcija postojećih komercijalno dostupnih rešenja. Na osnovu ovoga postavljeni su funkcionalni kriterijumi koje projektovani uređaj treba da realizuje i date globalne smernice za konstrukciju pojedinih njegovih podsistema.

Osnovnoj funkciji uređaja – sintezi učestanosti – posvećena je posebna pažnja. Struktura tipa PLL + 2 delitelja je usvojena kao najperspektivnija, a zatim su izvedena detaljna istraživanja u cilju određivanja optimalne vrednosti referentne učestanosti i opsega brojanja. Napisan je poseban program u programskom jeziku C koji se izvršavao na personalnom računaru i analizirao skup učestanosti koje se mogu generisati. Ispostavilo se da je sa referentnom učestanošću 32768Hz i 6-bitnim deliteljima moguće prekriti željeni frekventni opseg (0.5kHz – 1MHz) sa 2485 različite vrednosti, što je zadovoljavajuća gustina pokrivanja.

Dalji rad tekao je u dva pravca. Prvi se odnosio na rešavanje problema izračunavanja optimalnih vrednosti koeficijentata N i M na bazi izlazne učestanosti F i referentne f_0 . U tom smislu je razvijen poseban algoritam koji je najpre implementiran i verifikovan kao program u programskom jeziku C na personalnom računaru, a kasnije preveden u asemblerski kôd za ciljni mikrokontroler. Drugi pravac se odnosio na rešavanje problema sinteze delitelja učestanosti, a rezultat je predstavljao verifikovan i optimizovan kôd u VHDL jeziku za opis fizičke arhitekture koji je naknadno preveden za ciljni CPLD.

U sledećoj fazi su izabrane potrebne komponente i izvedeno projektovanje preostalih segmenata sistema, što je rezultovalo električnom šemom uređaja i narudžbenim spiskom. Vreme potrebno za isporuku komponenti iskorišćeno je za projektovanje štampane ploče uređaja, izbor kućišta i plan montaže elemenata.

Za potrebe (re)programiranja CPLD kola razvijena je niskonaponska verzija Xilinx-ovog paralelnog kabla za programiranje koja je u potpunosti kompatibilna sa

postojećim programskim alatima proizvođača i specifikacijama paralelnog prolaza PC računara, a omogućava bezbedan rad sa komponentama čiji napon napajanja iznosi 2.5V ili 3.3V.

Celokupan proces pisanja i ispitivanja programske podrške za Microchip-ov mikrokontroler izveden je u razvojnom okruženju ovog proizvođača - MPLAB IDE verzija 6.10. Iz razloga optimizacije, programski kôd je pisan u asembleru, a upotrebljeni su programski alati MPASM prevodilac i MPLINK povezič. Programiranje mikrokontrolera izvedeno je preko specijalno konstruisanog programatora. Na osnovnu ploču uređaja, u podnožje za mikrokontroler, ubacuje se sonda programatora koja na sebi sadrži mikrokontroler i četvoropolni relej pomoću koga se mikrokontroler može staviti u radni režim ili režim programiranja. Relejem upravlja korisnik putem prekidača koji se nalazi na programatoru, vezanom na PC računar putem paralelnog prolaza, i na laboratorijski izvor za napajanje. Na ovaj način znatno je ubrzan razvoj i ispitivanje programske podrške, jer se ne gubi vreme potrebno za fizičko prebacivanje mikrokontrolera na relaciji uređaj – programator.

Po završetku razvoja, uređaj je detaljno ispitan u laboratorijskim uslovima. Potvrđen je stabilan rad, uz ukupnu potrošnju od 20mA što garantuje 50 radnih časova sa standardnim baterijskim elementima.

4. ZAKLJUČAK

U radu je opisana konstrukcija i postupak razvoja uređaja do nivoa prototipa koji je verifikovan u laboratorijskim uslovima. Pažljivim izborom komponenti i odgovarajućim postupcima projektovanja postignut je kvalitet rešenja koji umnogome prevazilazi komercijalno dostupne uređaje iste klase.

LITERATURA

- [1] H. R. Clark, *The Cure for all Diseases*, New Century Press, 1995.
- [2] *Super Zapper de Luxe User Manual*, Dr. Clark Research Association, 2003.
- [3] *Xilinx ISE 6 Software Manuals and Help - PDF Collection*, Xilinx Inc, 2004.
- [4] *PIC16F84A Datasheet*, Microchip Technology Inc., 1998.

Abstract – The paper describes construction details and design methodology of portable pulse generator. This is low power battery operated microprocessor controlled device that outperforms similar commercially available products.

ONE SOLUTION OF PORTABLE PULSE GENERATOR DESIGN

Boris Radin, Pavle Savković