

VIRTUELNI APSOLUTNI ENKODER BAZIRAN NA PRIMENI PSEUDOSLUČAJNOG KODA

Dragan Denić, Ivana Randelović, *Elektronski fakultet u Nišu*

Sadržaj – Posmatraju se osnovne metode vezane za funkcionisanje trenutno aktuelnih virtuelnih apsolutnih enkodera visokih rezolucija merenja. Ukazuje se na mogućnost jednostavnog rešenja problema automatskog podešavanja nulte pozicije pri montiranju enkodera. Posebno se razmatraju problemi konverzije pseudoslučajnog u prirodni kod. Ukazuje se na mogućnost ubrzanja konverzije koda u odnosu na standardni metod serijske konverzije koda pseudoslučajni/prirodni.

1. UVOD

Virtuelni apsolutni enkoderi predstavljaju novi tip apsolutnih enkodera. Iako disk ovog enkodera više podseća na disk inkrementalnog enkodera, virtuelni enkoder u suštini jeste apsolutni enkoder, [12]. Primenjeni su ciklični ili serijski kodovi, koji imaju osobinu da dve n -bitne kodne reči, koje odgovaraju dvema susednim pozicijama, sadrže identičan niz od $(n-1)$ bita. Drugim rečima, poslednjih $(n-1)$ bitova tekuće kodne reči (znači, svi bitovi sem prvog bita) su ekvivalentni sa prvih $(n-1)$ bitova naredne kodne reči. Očigledna je mogućnost preklapanja zapisa svih 2^n kodnih reči na jednoj kodnoj traci, [2]. Pseudoslučajni kod je posebno pogodan za primenu usled poznatih i relativno jednostavnih zakonitosti njegovog kasnijeg prevođenja u prirodni kod, [1]. Osnovni problemi vezani za realizaciju pseudoslučajnih enkodera su dati u [9].

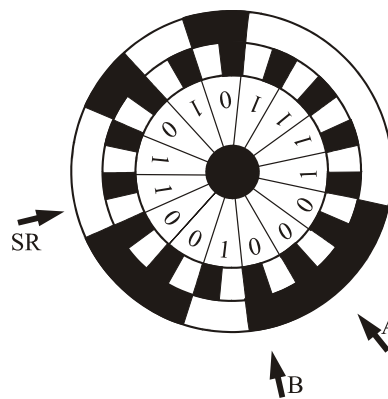
Osobine pseudoslučajnih kodova omogućuju jedan novi način očitavanja bitova koda primenom samo jednog detektora, [3,7]. Ovaj metod serijskog očitavanja koda podrazumeva sakupljanje bitova koda u pomeračkom registru za formiranje koda. U svakoj novoj poziciji pokretnog sistema očitava se samo jedan bit i unosi u spomenuti pomerački registar. Ova velika prednost uvodi i jedan nedostatak, a to je neophodnost inicijalnog kretanja nakon prvog uključivanja ili prekida napajanja.

Nakon očitavanja pseudoslučajnog koda neophodno je njegovo prevođenje u prirodni kod. Kod enkodera visokih rezolucija nije prihvatljiva primena metoda paralelne konverzije koda primenom memorijskih elemenata. U ovom radu je prikazan još jedan razlog zbog koga je primena metoda paralelne konverzije koda nepogodna, a to je ostvarenje funkcije automatskog podešavanja pozicije nula pri montiranju enkodera, što predstavlja najnoviji trend modernih enkodera, [10]. Zahvaljujući specifičnosti pseudoslučajnog koda [1] moguća je primena metode serijske konverzije koda [2,3,11]. Ovaj metod je baziran na principu brojanja koraka potrebnih pomeračkom registru sa inverznom povratnom spregom da od očitane pseudoslučajne kodne reči dođe do početne kodne reči. Funkcionisanje je jednostavno ali, vreme konverzije koda je promenljivo i uzima značajne vrednosti pri visokim vrednostima pozicije, [2]. Nedostatak usled značajnog vremena konverzije koda moguće je ublažiti

primenom ovde predloženog algoritma konverzije koda, koji ubrzava konverziju koda približno dva puta bez dodatnih usloznjavanja sistema. Istovremeno, omogućeno je jednostavno ostvarenje funkcije automatskog podešavanja pozicije nula pri montiranju enkodera.

2. OSNOVNI PRINCIP FUNKCIONISANJA VIRTUELNOG APSOLUTNOG ENKODERA

Virtuelni pseudoslučajni apsolutni enkoder je danas veliki hit i on iz dana u dan jača svoju poziciju na tržištu u odnosu na klasične apsolutne enkodere. Da bi se ukazalo na osnovne probleme biće razmotren konkretan jednostavan primer virtuelnog apsolutnog enkodera. Obrtni disk sadrži dve trake (prstena, staze), slika 1. Neka se ove dve trake sastoje od prozračnih i neprozračnih segmenata i neka su primenjene odgovarajuće optičke metode detekcije. Unutrašnja traka je identična jednoj traci inkrementalnog enkodera [4] i u ovom primeru se koristi za generisanje dva bita izlaznog koda najmanje težine. Njena glavna uloga je obezbeđenje sinhronizacije očitavanja koda i ona se često naziva sinhronizaciona ili 'takt' ili vremenska traka [5]. U ovom jednostavnom primeru 6-bitnog binarnog enkodera odabrano je da prostorna vremenska širina jednog inkrementalnog ciklusa bude ekvivalentna prostornoj širini jednog bita kodne trake. Inače, taj odnos se može menjati.

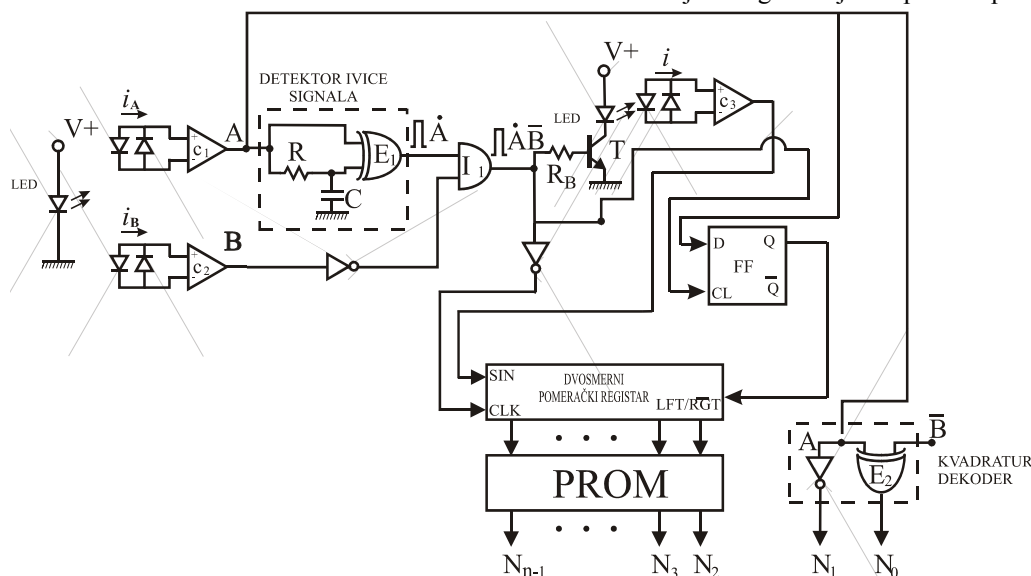


Sl.1. Disk virtuelnog apsolutnog enkodera

Spoljašnja traka, kodna traka, je tako kodirana da obezbeđuje preostale značajne bitove u formiranju kompletne apsolutne izlazne kodne reči. Primenjeni pseudoslučajni kod, koji se i zove kod pomeračkog registra [1], obezbeđuje jedinstvenu kodnu reč dužine 4 bita za svaku novu poziciju enkodera, koja podrazumeva očitavanje novog bita sa kodne trake. Za dobijanje izlaznog pozicionog koda koriste se tri detektora. Serijsko očitavanje bitova koda sa kodne trake vrši se pomoću detektora SR. Dobijanje signala sa sinhronizacione trake ostvaruje se pomoću dva detektora kao i kod konvencionalnog inkrementalnog enkodera [4]. U ovom primeru se zahtevaju klasični kvadratur signali (dva sinusna signala pomerena za 90°) jer su planirana dva dodatna bita,

koja četiri puta uvećavaju rezoluciju merenja pozicije. Takođe, pomoću ova dva signala se određuje smer obrtanja diska enkodera. Ovi signali se uobličavaju u pravougaone signale i očitavanje novog bita koda se vrši uvek kada se detektuje prelaz signala A pri stanju signala B na logičkoj "0".

pomeranja sadržaja registra, dobija se na izlazu primenjenog D flip fropa. Impuls sa izlaza logičkog kola I_1 vodi se nakon invertovanja na takt ulaz pomeračkog registra. Nakon inicijalnog kretanja od $(n-2)$ bita u istom smeru formira se ispravna kodna reč i na izlazu imamo važeću pozicionu informaciju. Očigledno je neophodno prethodno konvertovati



Sl. 2. Primer jedne realizacije elektronskog bloka virtuelnog apsolutnog enkodera

3. PRIMER MOGUĆE REALIZACIJE

Da bi se u potpunosti razjasnio princip funkcionisanja, na slici 2. se prikazuje jedan primer realizacije elektronskog bloka ovog virtuelnog apsolutnog enkodera. Izvor svetlosti za sinhronizacionu traku je uvek pobuđen i osvetljava dva detekora formirajući kvadratur signale A i B na izlazu komparatora C_1 i C_2 . Kao što je već rečeno očitavanje koda se vrši u trenutku prelaza kvadratur signala A pri $B=0$ (signal B na logičkoj "0"). Zbog toga signal A ide na ulaz kola za detekciju ivice signala, a zatim izlaz tog kola i komplement signala B na ulaz I kola I_1 . Uvek kada se pojavi impuls na izlazu logičkog I kola I_1 vrši se očitavanje novog bita. Ovde je prikazana jednostavna realizacija detektora ivice signala. Pravougaoni signal A sa izlaza komparatora C_1 se dovodi na oba ulaza jednog EXOR kola E_1 , ali sa malim kašnjenjem na jednom od ulaza.

Uvek kada se pojavi impuls na bazu tranzistora T on provede, čime se pobuđuje LED dioda koja osvetljava kodnu traku. Led dioda kodne trake zahteva impulsnu pobudu, [12]. Obzirom da se u tom trenutku detektor kodne trake nalazi na sredini sektora koji definiše tekući bit kodne trake, vrši se pouzdano očitavanje tog bita. Logička vrednost očitano bita nalazi se na izlazu komparatora C_3 . Taj bit se unosi na serijski ulaz pomeračkog registra. Impulsi na izlazu detektora ivice uvek se javljaju u vremenu neposredno nakon detektovanog prelaza na sinhronizacionoj traci. Ako je pri pojavi impulsa $A=1$ onda je smer obrtanja diska u smeru kazaljke na satu (CW) i pomerački registar se pomera ulevo a novoočitani bit se prihvata na serijskom ulazu pomeračkog registra. Ako je pri pojavi impulsa $A=0$ onda je smer obrtanja diska suprotan smeru kazaljke na satu (CCW) i sadržaj pomeračkog registra se pomera udesno. Signal na ulazu dvosmernog pomeračkog registra, koji definiše smer

ciklični kod na izlazu pomeračkog registra u željeni izlazni kod, najčešće u prirodni binarni kod. Jedna mogućnost je primena metode paralelne konverzije, koja koristi tabelu smeštenu u PROM. Na kraju, dva bita najmanje težine se dobijaju na izlazu kvadratur dekodera, koji je ovde formiran od jednog EXOR kola i jednog logičkog NE kola.

Prikazani primer na jednostavan način odslikava funkcionisanje virtuelnog pseudoslučajnog apsolutnog enkodera. Ukazano je na mogućnost primene metode paralelne konverzije koda, koja generalno nije najbolje rešenje, a pogotovu kada su u pitanju enkodera visoke rezolucije merenja pozicije. Drugi razlog zbog koga je problematična primena metoda paralelne konverzije koda je zahtev modernih enkodera za automatskim podešavanjem nulte pozicije pri prvom montiranju enkodera. Naime, pri montiranju enkodera pozicija nula pokretnog sistema i pozicija nula na izlazu enkodera se ne poklapaju. Savremeni apsolutni enkodera poseduju dodatni taster [10] i nakon podešavanja pokretnog sistema na poziciju nula pritiskom na taj taster se na izlazu enkodera postavlja vrednost pozicije nula. To se postiže proračunavanjem korekcionog faktora koji se oduzima ili dodaje svakoj novoj vrednosti pozicije očitane sa diska enkodera. Jasno je da se na taj način uvećava vreme merenja pozicije i virtuelni apsolutni enkodera imaju mogućnost rešavanja ovog problema bez dodatnog usložnjavanja i bez uticaja na vreme merenja pozicije. Uslov je primena sekvencijalnog a ne tabelarnog prevodenja pseudoslučajnog u prirodni kod. Zato se ovde predlaže primena metode serijske konverzije koda, pri čemu se PROM memorija sa slike 2. jednostavno zamenjuje odgovarajućim serijskim konvertorom koda. Pri tome, predlaže se novi metod serijske konverzije koda koji skraćuje vreme potrebno za konverziju koda pseudoslučajni/prirodni. Istovremeno, biće ukazano kako on bez ikakvih dodatnih ulaganja

jednostavno omogućava rešenje problema automatskog podešavanja nulte pozicije. Ovo je još jedan novi kvalitet virtuelnog apsolutnog enkodera.

4. PROBLEMI KONVERZIJE KODA I AUTOMATSKOG PODEŠAVANJA NULTE POZICIJE

Razmatra se pseudoslučajna binarna sekvenca $\{S(p) / p = 0, 1, \dots, 2^n - 2\}$ dužine $2^n - 1$, koju generiše n -to bitni pomerački registar. Pošto je napisana sa jednim bitom po sektoru, kodna traka (odnosno, disk u slučaju rotacionog enkodera) je podeljena na $2^n - 1$ sektora. Član $S(p)$ predstavlja sadržaj n -tog stanja pomeračkog registra posle p pomeranja ulevo. Početna n -to bitna kodna reč je $\{S(n-k) / k = n, \dots, 1\}$.

Neka je smer obrtanja diska enkodera CCW. Za datu poziciju p , sistem za očitavanje sa jednim detektorom daje n -to bitnu reč $\{S(p+n-k) / k = n, \dots, 1\}$, za svako $p = 0, 1, \dots, 2^n - 2$. Prevođenje ovih n bitova u prirodni kod izvodi se na osnovu sledećih razmatranja. Priroda generisanja PSBS pruža mogućnost da se od očitane do početne kodne reči može doći korišćenjem funkcije povratne sprege korišćene za generisanje bilo "direktnih" ili "inverznih" pseudoslučajnih binarnih sekvenci, iako se PSBS generiše korišćenjem zakona direktnog generisanja PRBS, [1,6]. Drugim rečima, ako je tekuća pozicija predstavljena očitanim pseudoslučajnim kodom $\{X(k) = S(p+n-k) / k = n, \dots, 1\}$, prirodna vrednost pozicije se dobija na dva načina, prema sledećem:

- brojanjem koraka koji zahteva pomerački registar sa "inverznom" funkcijom povratne sprege da bi se dobilo početno stanje $\{S(n-k) / k = n, \dots, 1\}$ sukcesivnim pomeranjem udesno, ili
- brojanjem koraka koji zahteva pomerački registar sa "direktnom" funkcijom povratne sprege da bi se došlo u početno stanje $\{S(n-k) / k = n, \dots, 1\}$ sukcesivnim pomeranjem ulevo, a onda oduzimanjem tog broja od $2^n - 1$.

Na osnovu prethodne pozicije određuje se koji će od ova dva načina biti korišćen u tekućoj konverziji koda pseudoslučajni u prirodni. Prema tome, novi algoritam konverzije koda, slika 3, počinje zamenom n -to bitne promenljive "X" sa tekućom vrednošću koja se dobija posredstvom glava za očitavanje. Nakon toga, zavisno od prethodne pozicije, "X" se ciklično menja prema "inverznom" ili "direktnom" zakonu generisanja, a broj ciklusa se memoriše u registratoru "p". Algoritam će biti u petlji dok "X" ne dostigne unapred definisano početno stanje $\{S(n-k) / k = n, \dots, 1\}$. Kada se ostvari ovo stanje, algoritam prekida sa ovim izvršenjem i tekuća vrednost registratora "p" direktno definiše n -to bitni prirodni kod stvarne pozicije.

U cilju ilustracije konverzije koda, dat je primer, slika 1. 15-to bitna PSBS se generiše uz pomoć 4-bitnog pomeračkog registra sa direktnom funkcijom povratne sprege $X(0) = X(4) \oplus X(1)$, i primenjena je za kodiranje kodne trake. Sadržaj tekućeg registra za smeštanje privremenih podataka koji odgovara tekućoj poziciji pokretnog sistema dat je sa $\{X(4), X(3), X(2), X(1)\} = \{1, 0, 0, 1\}$. Prema klasičnom

rešenju koje koristi samo osobinu reverzibilnosti generisanja PRBS [2,3], izvršava se konverzija koda pseudoslučajni u prirodni isključivo pomoću pomeračkog registra sa inverznom funkcijom povratne sprege $X(5) = X(1) \oplus X(2)$. Konkretno u ovom slučaju, registar će proći kroz sledeća stanja: $\{1, 1, 0, 0\}$, $\{0, 1, 1, 0\}$, $\{1, 0, 1, 1\}$, $\{0, 1, 0, 1\}$, $\{1, 0, 1, 0\}$, $\{1, 1, 0, 1\}$, $\{1, 1, 1, 0\}$, $\{1, 1, 1, 1\}$, $\{0, 1, 1, 1\}$, $\{0, 0, 1, 1\}$ i $\{0, 0, 0, 1\}$, kada će se zaustaviti jer je za unapred definisano početno stanje usvojeno $\{0, 0, 0, 1\}$. U ovom slučaju, ima jedanaest pomeraja pomeračkog registra, i stoga će na kraju konverzije stanje brojača biti $p=11$, što je i vrednost trenutne pozicije pokretnog sistema. Na izlazu se postiže 4-bitni binarni broj $\{1, 0, 11\}$.

Prema novom algoritmu, kako je prethodna pozicija bila zasigurno veća od $2^3 - 1$, konverzija koda iste 4-bitne reči $\{1, 0, 0, 0\}$, izvršava se pomeračkim registrom sa direktnom funkcijom povratne sprege $X(0) = X(4) \oplus X(1)$. Registar, sada, prolazi kroz sledeća stanja $\{0, 0, 1, 0\}$, $\{0, 1, 0, 0\}$, $\{1, 0, 0, 0\}$ i $\{0, 0, 0, 1\}$, kada se zaustavlja. Memorisani broj pomeraja pomeračkog registra je sada $p=4$, binarno $\{0, 1, 0, 0\}$. U skladu sa definisanjem nove metode serijske konverzije koda i prikazanog algoritma na slici 3, za poziciju pokretnog sistema dobija se $(2^4 - 1) - 4 = 11$, što i jeste trenutna pozicija sistema. Može se primetiti da se do tog rezultata u prirodnom kodu može doći komplementiranjem binarne vrednosti pozicije te se direktno dobija $\{1, 0, 1, 1\}$, što je u dekadnom sistemu jednako broju 11. Iz ovog primera je evidentno da je početno stanje $\{0, 0, 0, 1\}$ ravnopravno sa svakim drugim stanjima. Odatle proističe i osnovna ideja automatskog podešavanja nulte pozicije pri montiranju enkodera. Jednostavno, neka je nakon montiranja enkodera pri poziciji nula pokretnog sistema, sadržaj registra $\{X(4), X(3), X(2), X(1)\} = \{0, 1, 1, 1\}$ umesto $\{X(4), X(3), X(2), X(1)\} = \{0, 0, 0, 1\}$, što ustvari odgovara poziciji nula. Ideja je da se nakon pritiska na spoljni taster usvoji novo početno stanje $\{0, 1, 1, 1\}$. Sve ostalo ostaje isto, nema promena u algoritmu, nema dodatnih operacija pri određivanju narednih vrednosti pozicije. Konverzija koda se sada vrši u odnosu na novo stanje $\{0, 1, 1, 1\}$, koje je sada trajno memorisano na istom mestu gde je prethodno bilo memorisano $\{0, 0, 0, 1\}$. Ovakvo rešenje je nemoguće za slučaj metoda paralelne konverzije koda ili bilo kojih sličnih varijanti metoda serijsko-paralelne konverzije koda, [3,5,11]. Pošto će zahtev za automatskim podešavanjem nulte pozicije biti obavezan, neki vodeći proizvođači enkodera su već izbacili takva rešenja [10], a drugi već rade na tome. Predloženo rešenje predstavlja još jednu veliku prednost virtuelnih enkodera u odnosu na klasične apsolutne enkodera.

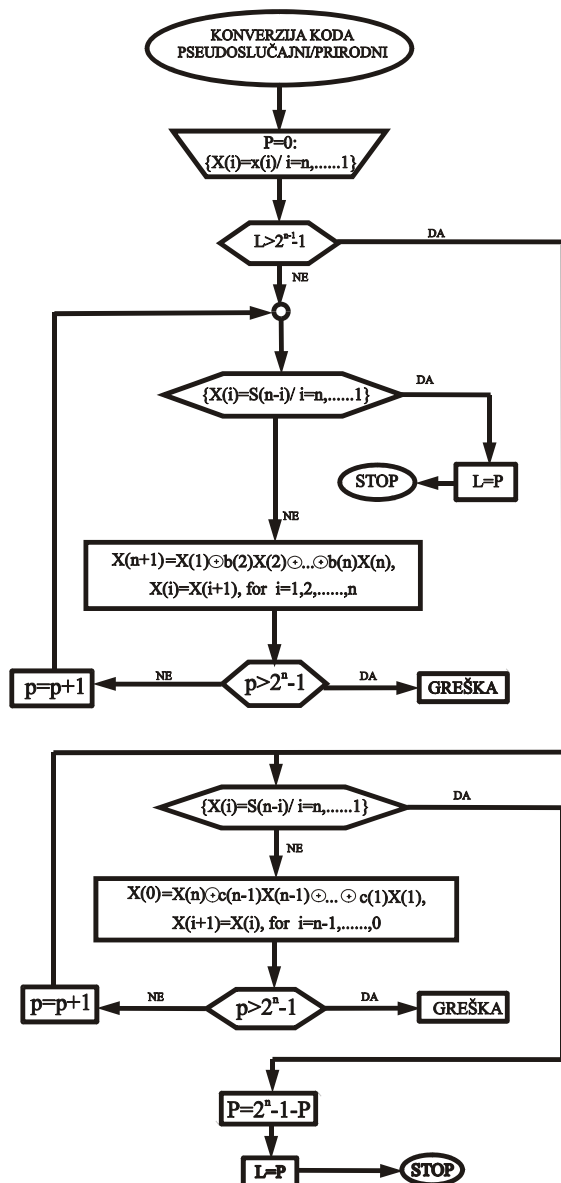
Za $n=9$, korišćenjem istih pravila programiranja, softverska realizacija konverzije koda pseudoslučajni u prirodni se može izvršiti na osnovu prethodnog metoda serijske konverzije datog u [2] i novog algoritma koji se predlaže u ovom radu. Dva programa na mašinskom jeziku izvršavaju se korišćenjem mikroprocesora Intel 8051, koji radi na 12 MHz. U skladu sa tim, maksimalno vreme konverzije koda po prvom algoritmu iznosi $T_1 = 5.62 \text{ms} = 5.6 \text{ms}$. Ovo vreme se postiže pri tranziciji pseudoslučajne kodne reči $\{0, 1, 0, 0, 0, 0, 0, 0, 0\}$ koja odgovara poziciji 511 ($2^9 - 1$), u skladu sa usvojenom početnom n -to bitnom reči $\{1, 0, 0, 0, 0, 0, 0, 0, 0\}$. Za novi algoritam,

maksimalno vreme konverzije koda iznosi $T_2=2.83\text{ms}=2.8\text{ms}$, koje se ostvaruje prevođenjem 9-to bitne kodne reči $\{0,0,0,0,1,0,1,0,1\}$ koja odgovara poziciji 256 (2^{9-1}).

montiranju enkodera bez uticaja na vreme izvršenja samog algoritma.

LITERATURA

- [1] F.J. MacWilliams, N.J.A Slone, "Pseudo-random sequences and arrays", *Proceeding of IEEE*, Vol. 64, No. 12, pp. 1715-1728, December 1976.
- [2] E.M. Petriu, "Absolute-type position transducers using a pseudorandom encoding", *IEEE Trans. Instrum. and Meas.*, Vol. IM-36, No. 4, pp. 950-955, December 1987.
- [3] E.M. Petriu, J.S. Basran, "On the position measurement of automated guided vehicles using pseudorandom encoding", *IEEE Trans. Instrum. and Meas.*, Vol. 38, No. 3, pp. 799-803, June 1989.
- [4] T. Wigmore, "Optical shaft encoder from SHARP", *Elektronika*, pp. 60-62, July/August, 1989.
- [5] E.M. Petriu, J.S. Basran, F.C.A. Groen, "Automated guided vehicle position recovery", *IEEE Trans. Instrum. and Meas.*, Vol. 39, No. 1, pp. 254-258, February 1990.
- [6] W. Stahnke, "Primitive binary polynomials", *Mathematics of Computation*, Vol. 27, pp. 977-980, 1973.
- [7] M. Arsić, D. Denić, "New pseudorandom code reading method applied to position encoders", *Electronics letters*, Vol. 29, No. 10, pp. 893 - 894, 1993.
- [8] D. Denić, M. Arsić, "Checking of pseudorandom code reading correctness", *Electronics letters*, Vol. 29, No. 21, pp. 1843 - 1844, 1993.
- [9] J.G. Webster: "The measurement, instrumentation and sensors handbook", *CRC Press and IEEE Press*, 1999.
- [10] <http://www.stegmann.com>
- [11] M. Arsić, D. Denić, "Konvertor koda pseudoslučajni/prirodni primenjen kod pozicionih enkodera", *ETRA, Ser. Elektronika*, str. 164-167, Jun 1995.
- [12] D. Denić, I. Randelović, M. Arsić "Absolute Position Measurement Using the Method of Pseudorandom Code Parallel Reading", *ICEST 2003*, Sofija, Bugarska, Oktobar 16-18, 2003, pp. 394-397.



Sl. 3. Novi algoritam konverzije koda

5. ZAKLJUČAK

Virtuelni apsolutni enkodera su trenutno najveći hit, kao nešto novo sa potpuno novim kvalitetom. Njihova cena koštanja je manja od konvencionalnih apsolutnih enkodera uz istovremeno pružanje novih kvaliteta. Jedna od bitnih funkcija koja značajno utiče na performanse pseudoslučajnih enkodera je konverzija koda pseudoslučajni/prirodni. Metod serijske konverzije koda obezbeđuje jednostavnost konverzije koda ali je kritično značajno vreme potrebno za konverziju koda. Novi pristup konverziji koda predložen u ovom radu obezbeđuje na jednostavan način ubrzanje klasičnog algoritma serijske konverzije koda približno dva puta. Istovremeno, on obezbeđuje automatsko podešavanje nule pri

Abstract – Basic methods related to functioning of currently known virtual absolute encodes are considered. In this paper is pointed to possibility of simple solution of automatic zero position adjustment at encoder installation. In particular, problems of pseudorandom to natural code conversion are discussed. It is indicated to the possibility of conversion code time reduction in relation to the standard serial pseudorandom/natural code conversion method.

THE VIRTUAL ABSOLUTE ENCODER BASED ON PSEUDORANDOM CODE APPLICATION

Dragan Denić, Ivana Randelović