

SISTEM ZA RAČUNARSKU FONOKARDIOGRAFIJU I AKVIZICIJU PODATAKA

Milan Prokin, Zoran Zirojević, Ivan Popović, Dejan Nikolić, *Elektrotehnički fakultet u Beogradu*

Sadržaj - Predmet ovog rada je realizacija sistema za računarsku fonokardiografiju, baziranog na analogno-digitalnom konvertoru AD7896, koji digitalizuje signal sa piezoelektričnog kontaktnog mikrofona. Kao posrednik za komunikaciju A/D konvertora sa računarom izabran je paralelni port, zbog činjenice da je većina PC računara opremljena ovom vrstom porta, a sa druge strane računar ne poseduje nealocirani I/O pora opšte namene. Pokazuje se da učinjeni izbor podržava brzine odabiranja do 22.05 kHz, što zadovoljava medicinske primene.

1. UVOD

Rešenje potrebe za jednostavnom akvizicijom, obradom i prezentacijom signala, je jedan od važnijih inženjerskih zadataka. Danas veoma moćnu alatku za rešavanje ovakvih problema predstavlja PC računar, najviše zbog standardizacije i relativno niske cene. Zbog prirode obradivanih signala neophodna je upotreba A/D i D/A konvertora, što podrazumeva i projektovanje odgovarajućih sistema za njihovu spregu sa računarom. U okviru sistema za spregu pored funkcionalnog povezivanja računara i odgovarajućeg hardverskog dela, potrebno je ostvariti i njihovu međusobnu galvanisku izolaciju, u cilju sprečavanja oštećenja računara. Ovo je veoma bitno u medicinskim primenama ovakvih uređaja, jer predstavlja i meru fizičke zaštite pacijenta.

Pri povezivanju raznih uređaja na PC računar na raspolaganju je više opcija, a izvršeni izbor zavisi prevashodno od potrebne brzine transfera podataka i cene. Kako standardni PC nije opremljen nealociranim I/O portom opšte namene jedan od načina povezivanja A/D konvertora na PC bi bio *plug-in* metod, odnosno smeštanje A/D kartice u neki od slotova računara [1]. Ovim putem bi se obezbedilo veoma brz transfer podataka, međutim, bilo bi mnogo zgodnije izvođenje interfejsa bez otvaranja mašine, naročito u slučaju korišćenja *laptop* računara [2].

Alternativni metod bi bio ostvarivanje interfejsa preko paralelnog porta [3]. Osnovna prednost ovog rešenja leži u činjenici da je većina PC računara opremljena ovom vrstom porta, čija je prevashodna namena komunikacija sa printerom, međutim, jednako dobro se može koristiti i za ostvarivanje bilo kog drugog hardverskog interfejsa [4]. Naravno, brzina komunikacije u ovom slučaju je znatno manja nego u slučaju *plug-in* metoda. Međutim, tehnički i ekonomski zahtevi *plug-in* i sličnih metoda čine ih neatraktivnim za aplikacije kod kojih je zahtevana brzina komunikacije na nivou brzine paralelnog porta. U slučaju primene standardnog načina rada paralelnog porta (SPP), po IEEE-1284 standardu, brzina transfera podataka se kreće od 50kB/s do 100kB/s [5]. Međutim, danas su u cilju još većeg proširenja primene paralelnog porta, razvijene nove specifikacije rada paralelnog porta, od kojih su najznačajnije ECP i EPP. Dobljeni rezultati ovim metodama su izvanredni.

jer postignute brzine transfera podataka dostižu i 2MB/s, što je uporedivo sa *plug-in* metodama koje koriste ISA magistralu. Za veliki broj primena akvizicionih sistema, akcenat se stavlja na fleksibilnosti upotrebe i pristupačnosti cene, a ne na maksimalnoj brzini prenosa, gde je PCI magistrala bez premca.

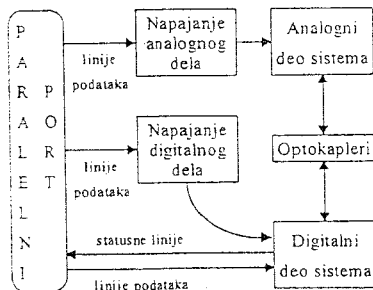
Posebno važan problem u realizaciji interfejsa predstavlja napajanje kompletnog sistema. Primenjeno rešenje ne koristi eksterno napajanje, već slobodne linije registra podataka paralelnog porta.

2. OPIS SISTEMA

Pri radu sa paralelnim portom, najpre je uočen standardni raspored i konfiguracija pinova, koji su bez obzira na proizvođača isti za svaki paralelni port. Standardni PC paralelni port koristi 25-pinski konektor, koji sadrži 17 aktivnih signala i 8 linija mase. Aktivne linije su podeljene na 8 izlaznih linija podataka, 5 ulaznih statusnih i 4 ulazno-izlazne kontrolne linije. Linije podataka su korišćene za napajanje digitalnog dela sistema (3 linije), napajanje analognog dela sistema (2 linije), dok su preostale linije podataka korišćene za zadavanje starta konverzije, inicijalizaciju digitalnog dela sistema i za pripremu čitanja rezultata konverzije. Statusne linije se koriste za prihvatanje rezultata konverzije (podatak se čita u vidu 3 nibla, tj. za ovu svrhu se koriste 4 statusne linije) i za proveru kraja konverzije.

Veza paralelnog porta sa delovima sistema preko linija podataka i statusnih linija prikazana je na slici 1. Uočava se postojanje nekoliko funkcionalnih celina:

- Digitalni deo sistema
- Napajanje digitalnog dela sistema
- Analogni deo sistema
- Napajanje analognog dela sistema
- Galvansko razdvajanje analognog i digitalnog dela

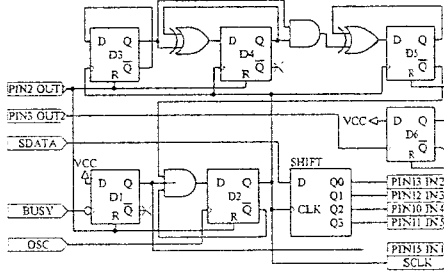


Slika 1. Blok šema sistema

3. DIGITALNI DEO SISTEMA

Digitalni deo sistema ima funkciju da ostvari transfer dobijenog rezultata konverzije od A/D konvertora do računara. Principijelna šema ovog dela sistema je prikazana na slici 2, pri čemu se izdvajaju nekoliko celina:

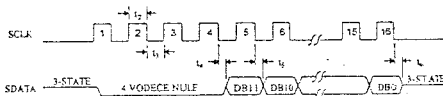
- Deo za prepoznavanje kraja konverzije i dozvolu čitanja 12-bitnog rezultata konverzije (D1)
- Deo za generisanje serijskog takta (D2)
- 3-bitni brojač za pripremu jednog nibla podatka (D3 - D5)
- Deo za sinhronizaciju komunikacije sa računarem (D6)
- Pomeracki registar za prihvatanje nibla podatka (SHIFT)



Slika 2. Principijelna šema digitalnog dela sistema

Računar sa ovim delom sistema komunicira preko dve izlazne i pet ulaznih linija. Linija OUT1 služi za inicijalizaciju digitalnog dela pre početka svakog ciklusa konverzije, dok se preko OUT2 dozvoljava početak ciklusa prebacivanja jednog nibla podatka iz A/D konvertora u pomeracki registar u okviru kompletnog ciklusa prihvata podatka. Preko linije IN1 računar dobija informaciju da je A/D konvertor završio konverziju, a linije IN2-IN5 služe za prihvatanje jednog nibla rezultata konverzije.

$t_2 = t_5 = 40\text{ns MIN, } t_4 = 60\text{ns MAX, } t_5 = 10\text{ns MIN, } t_6 = 50\text{ns MAX}$ za VDD =



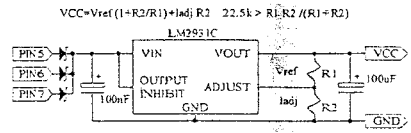
Slika 3. Ciklus čitanja rezultata konverzije

Sam ciklus prijema rezultata konverzije započinje po završetku konverzije (neaktivan signal BUSY), kada se dozvoljava generisanje serijskog takta SCLK, i sastoji se iz četiri istovetna ciklusa prijema jednog nibla podatka (S1.3). Prvi nibl sadrži 4 nule, a sledeća tri nibla predstavljaju 12-bitni rezultat konverzije. Pomoću dela za generisanje serijskog takta i 3-bitnog brojača generise se povorka od 4 taktna impulsa, nakon čega je u pomerackom registru smešten jedan nibl podatka. Računar nakon čitanja nibla podatka preko linije OUT2 dozvoljava početak ciklusa pripreme novog nibla podatka, sve do isčitavanja celog podatka. Ovakvim dizajnom interfejsa izbegnuti su problemi sinhronizacije, trke signala i pojave gličeva, a onemogućeno je i губljenje podataka.

Celokupna potrošnja ovog dela interfejsa ne prelazi 2.2 mA pri ostvarenoj maksimalnoj učestanosti odabiranja od 22.05 kHz. Maksimalna učestanost odabiranja može biti povećana na 30 kHz, pri čemu se povećava potrošnja ovog dela sistema. Relativno niska vrednost maksimalne učestanosti odabiranja (maksimalna učestanost odabiranja primenjenog A/D konvertora je 100 kHz) posledica je brzine obraćanja paralelnom portu od 250 kHz, upotrebe kontrolnih signala i čitanja u niblovima.

4. NAPAJANJE DIGITALNOG DELA SISTEMA

Zbog izrazito male potrošnje primenjenog A/D konvertora i elektronike, napajanje nije realizovano kao spoljašnje, već su iskorišćene slobodne linije podataka paralelnog porta, postavljene na visok logički nivo (S1.4). Testiranjem izlaznog strujnog kapaciteta registra podataka paralelnog porta se pokazalo da je ta vrednost minimalno 3.5V na starijim, odnosno minimalno 4.9V na novijim konfiguracijama PC računara. Dalje, pre samih električnih kola se moraju staviti redne diode na linije podataka korišćene za napajanje, koje će sprečiti oštećenje izlaza registra podataka paralelnog porta pri uspostavljanju logički nivoa. Kako ove diode prozrokuju dodatni pad napona, to one moraju biti Šotki tipa da bi taj pad napona bio što manji (tipično 0.2 V).



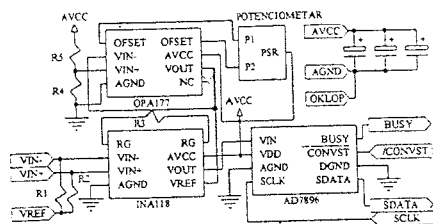
Slika 4. Blok za napajanje digitalnog dela sistema

Da bi se neutralisala nestabilnost napona na linijama podataka paralelnog porta koje se koriste za napajanje, usled promene potrošnje, može se koristiti stabilizator napona. Izabran je integrisani stabilizator napona LM2931C, koji ima mali pad napona od ulaza do izlaza (manje od 0.2 V pri izlaznoj struji od 10 mA), tako da će bez problema biti ostvaren napon veći od minimalnog napona napajanja CMOS digitalnog dela sistema od 3 V. Takođe, razlika vrednosti ulazne i izlazne struje je zanemarljiva (tipično 0.4 mA pri izlaznoj struji od 10 mA). Vrednosti izlaznog napona se podeštava pomoću spoljnih otpornika R1 i R2. Vrednosti ovih otpornika proračunate su na osnovu priloženih formula, uzimajući 1.2 V za vrednost napona Vref i 0.2 μA za vrednost struje Iadj. Da se ne bi bespotrebno povećavala disipacija izabrana je dovoljno velika vrednost otpornika R1 i R2, respektivno 6 kΩ i 12.5kΩ.

5. ANALOGNI DEO SISTEMA

U okviru analognog dela sistema, prikazanog na slici 5., pored A/D konvertora nalazi se i pretpojačavač, čiji je zadatak da ispravno primi i pojača analogni signal sa mikrofona. Uobičajene komponente koje se koriste u ove svrhe su diferencijalni, odnosno instrumentacioni pojačavači. U ovom radu je zbog boljih karakteristika (lako podešivo pojačanje bez uticaja na simetriju, veći faktor potiskivanja signala srednje vrednosti i širok opseg izlaznog napona), primenjeno rešenje sa integrisanim instrumentacionim

pojačavačem INA118. Ulazni signal instrumentacionog pojačavača dobija se sa piezoelektričnog kontaktnog mikrofona, koji na svojim izlazima daje napon samo kada je pobuden. U cilju sprečavanja smetnji, koje se indukuju u priključnim vodovima instrumentacionog pojačavača izvršeno je oklopljavanje istih. Pomeranje nivoa izlaznog signala instrumentacionog pojačavača je izvedeno pomoću operacionog pojačavača OPA177. Potenciometar služi za anuliranje ofseta operacionog pojačavača.



Slika 5. Analogni deo sistema

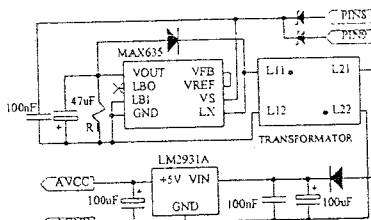
Za konverziju analognih signala je primenjen 12-bitni A/D konvertor AD7896 sa sukcesivnom aproksimacijom i vremenom konverzije od 8 μ s. Dozvoljen opseg napona napajanja VDD je od 2,7V do 5V. U čipu se pored A/D konvertora nalazi i PRATI/PAMTI kolo, oscilator za generisanje internog takta i serijski interfejs velike brzine. Rezultati konverzije se šalju putem dvočiničnog serijskog interfejsa, koji se sastoji od ulaza SCLK na koji se dovodi spoljašnji serijski takt i serijskog izlaza podataka SDATA. AD7896 može da konvertuje analogne napone u opsegu od 0V do VDD, trošeći tipično 9mW. Pored napajanja ulaz VDD služi i kao referentni napon za konverziju, tako da nije potreban spoljni izvor referentnog napona. Pored osnovnog moda rada AD7896 poseduje režim rada sa minimalnom potrošnjom. Odgovarajućom sekvencom kontrolnih signala ostvaruje se automatski ulazak konvertora u ovaj režim rada po završetku konverzije i njegovo "budenje" pre početka sledećeg ciklusa konverzije.

6. NAPAJANJE ANALOGNOG DELA SISTEMA

S obzirom na osobine napona koji se dobija sa linija podataka (nestabilni napon relativno niske vrednosti), za generisanje napona napajanja analognog dela sistema neophodna je upotreba *back-boost* DC-DC konvertora, čime će se istovremeno obezbediti i galvanska izolacija ovog dela sistema (koji je povezan sa pacijentom) od računara. U te svrhe uobičajena je upotreba *flyback* konvertora. Međutim, takav konvertor zahteva dodatnu izolaciju po povratnoj petiji kontrole. Da bi se to izbeglo, jer bi bio neophodan optokapler u linearnom režimu rada, realizovano je alternativno rešenje modifikovanog *flyback* konvertora.

Na slici 6. je prikazan konačan izgled bloka za napajanje analognog dela sistema. Prikazana konfiguracija nije pravi *flyback* već dupli *back-boost* konvertor, čime je izbegnuta dodatna galvanska izolacija u povratnoj sprezi kontrole. U stvari, primarna strana je potpuno kontrolisana, dok je sekundarna strana polukontrolisana, jer nema povratne sprege. Tako će se pri promeni opterećenja sekundarne strane

blago menjati i izlazni napon. Da bi se ovaj efekat smanjio pažljivo je izabrana otpornost R1 od 180 Ω , dok je potpuno neutralisanje ovog efekta izvršeno stabilisanjem izlaznog napona integrisanim stabilizatorom LM2931A. Na ovaj način je obezbeđen galvanski izolovan napon napajanja od 5V i struja od 28mA. Ostali signali između analognog i digitalnog dela su izolovani optokaplerima.



Slika 6. Blok za napajanje analognog dela sistema

7. SOFTVERSKI PAKET

Programski paket za podršku rada sa interfejsom napisan je u programskom jeziku C. U okviru paketa nalazi se nekoliko programa:

- Program za inicijalizaciju interfejsa
- Program za zadavanje početka procesa prikupljanja željenog broja odbiraka snimanog analognog signala
- Program za naknadno prikazivanje i obradu sekvence prikupljenih podataka

Paralelni port inicijalizovan je na adresi 378H, što je slučaj na većini računara. Na početku rada vrši se inicijalizacija instaliranog hardvera, nakon čega se unosi željena učestanost odabiranja (manja od 22.05kHz) i dužina vremenskog intervala u kome se vrši snimanje podataka. Dobijeni odbirci se sukcesivno upisuju u dinamičke memorijske lokacije, zbog hardverskih ograničenja od strane računara (brzina upisa podataka u datoteku je nedovoljna za predviđene učestanosti odabiranja), a nakon završetka procesa prikupljanja podataka podaci sa tih memorijskih lokacija se prebacuju u rezultatnu datoteku. Datoteka se formira u obliku pogodnom za čitanje od strane programskog paketa MATLAB.

Ukoliko korisnik na računaru nema instaliran MATLAB, u okviru softverskog paketa je priložen program koji omogućava dodatnu obradu prikupljenih podataka. Ulaz u program je preformatirana rezultatna datoteka podataka. Kako je za primenu u fonokardiografiji od interesa u većini slučajeva samo deo sekvence podataka u kojima je uočena nepravilnost, omogućeno je dodatno skaliranje vremenske ose i izdvajanje željenih podintervala.

8. ZAKLJUČAK

U ovom radu je prikazan dizajn kompletnog električnog interfejsa, pomoću koga se računarnom sakupljaju i obraduju signali dobijeni kontaktnim mikrofonom. Aplikacija je zamišljena kao prezentovanje jedne od mogućnosti korišćenja računara, odnosno paralelnog porta.

Najveći problem koji se javlja pri projektovanju jednog ovakvog sistema je nestandardnost električnih osobina paralelnog porta računara. Strujni kapacitet, kao i maksimalna frekvencija signala na linijama paralelnog porta, se znatno razlikuje od računara do računara, posebno između starijih i novijih konfiguracija. Utvrđivanjem standarda iz 1984. godine IEEE 1284 su te osobine donekle ujednačene i pri realizaciji interfejsa su korišćene karakteristike paralelnog porta po tom standardu. Opštosti radi korišćena je SPP konfiguracija paralelnog porta, a protokoli komunikacije u oba smera su prilagođeni: što većoj brzini prenosa podataka i nisu ni jedni od standardnih. Međutim, to ne znači da oni portovi koji nisu rađeni po ovom standardu nemaju neophodne električne karakteristike za ispravan rad interfejsa. Ukoliko se pokaže suprotno, potrebno je obezbediti ili baterijsko ili spoljašnje napajanje. Upravo zbog ovoga je pri projektovanju interfejsa vođeno računa da ukupna potrošnja bude što manja. Najveće potrošače predstavljaju optokapleri, pa je njihov broj minimiziran, a nađen je i kompromis između brzine rada optokaplera i njihove potrošnje, što su protivurečni zahtevi.

Celokupan dizajn sistema polazi od zahteva za što manjom potrošnjom, tj. upotrebom što manjeg broja komponenta. Ukoliko ovo ograničenje nije od prevelikog interesa, moguće su izvesna proširenja ovog dizajna:

- Obezbediti predfilter analognog signala, koji bi potisnuo frekvencije više od 11 kHz. Takav filter bi mogao da bude GIC tipa.
- Obezbediti dodatnu logiku koja bi postojeće protokole prilagodila standardnim.
- Obezbediti nezavisnost i ispravan rad interfejsa u odnosu na maksimalne frekvencije signala na paralelnom portu.
- Za izolovanje celog interfejsa, a time i paralelnog porta, neophodno je još nekoliko optokaplera. Time bi se znatno povećali zahtevi sa strujom napajanja, ali bi se i sam računar u potpunosti zaštitio.
- Svaki od navedenih zahteva traži dodatno napajanje, pa bi se njihovim uvođenjem verovatno moralo preći na eksterno napajanje.

Blok za napajanje digitalnog dela sistema koristi integrisani stabilizator napona LM2931C, koji ima mali pad napona od ulaza do izlaza (0.2V), pri predviđenom strujnom

opterećenju. Ostvarena je i zaštita od mogućih oštećenja izlaza registra podataka paralelnog porta pri uspostavljanju logičkih nivoa, korišćenjem šotki dioda. Napajanje analognog dela sistema, u okviru koga se nalazi i A/D konvertor, izvedeno je preko DC-DC konvertora, čime je ostvareno galvanско razdvajanje računara od analognog dela sistema, dok je galvanско razdvajanje analognog i digitalnog dela sistema ostvareno korišćenjem optokaplera.

LITERATURA

- [1] L.Eggebrecht, *Interfacing to the IBM Personal Computer*, Howard W. Sams and Company, 1990.
- [2] J. Steele, "Interface 12-bit ADCs to Laptops or PCs", *Electronic Design*, pp. 89-94, October 13, 1995.
- [3] L. Jun, "Connect ADC to PC's I/O port", *Electronic Design*, pp. 99-100, October 11, 1990.
- [4] "PC printer port controls data logger", *MAXIM Engineering Journal*, Vol. 21, pp. 14-15, 1996.
- [5] A.E.Tracht, "Adapting laptops to data acquisition", *IEEE Spectrum*, pp. 45-47, October 1993.
- [6] "AD7896 Data Sheet", ANALOG DEVICES, 1996.

Abstract - The main objective of this paper is the design of the computer phonocardiography system, based on the analog to digital converter AD7896, which converts signal generated by the piezoelectric contact microphone. The interface between A/D converter and PC computer is based on the parallel port, thanks to its widespread utilization in PCs. On the other hand, the PC computer does not provide unallocated general purpose I/O port. It was shown that this choice supports sampling rates up to 22.05 kHz, which is satisfactory in some medical applications.

COMPUTER PHONOCARDIOGRAPHY AND GENERAL PURPOSE ACQUISITION SYSTEM

Milan Prokin, Zoran Zirojević, Ivan Popović, Dejan Nikolić