

XXIX JUGOSLOVENSKA KONFERENCIJA ETAN-a, NIŠ, 3. — 7. JUNA 1985. GODINE

Aleksandar Zavaljevski
 Goran Živanović
 Dragan Radovanović
 Institut "Boris Kidrič", Vinča
 OOUR Institut za računarsku tehniku "RT"
 P. fah 522, 11001 Beograd

JEDNA KLASA MIKRORAČUNARSKIH SISTEMA ZA DIGITALNU OBRADU SIGNALA

ONE CLASS OF MICROCOMPUTER SYSTEMS FOR DIGITAL SIGNAL PROCESSING

SADRŽAJ: U radu je data klasifikacija mikroručunarskih sistema za digitalnu obradu signala. Detaljno su razmotrene osobine jedne klase ovakvih sistema i sve prednosti koje ona pruža. Izložene su osnove realizacije jednog mikroručunarskog sistema iz te klase.

ABSTRACT: This paper presents a clasification of microcomputer systems for digital processing of signals. The characteristics of one class of these systems are described in detail. Main principals for the realization of the microprocessor system belonging to this class are given.

1. UVOD

Izuzetno široka primena u raznovrsnim poljima ljudske delatnosti i veoma dinamičan razvoj su osnovne karakteristike digitalne obrade signala u poslednjih dvadesetak godina. Sve je veći broj oblasti u kojima se primenjuju postupci digitalne obrade signala, a samim tim i implementacija tih postupaka dobija na značaju i raznovrsnosti. Ova raznovrsnost se ispoljava kako u primenjenoj tehnologiji tako i u kompleksnosti odnosno u organizaciji ostvarenih računarskih sistema za digitalnu obradu signala.

Na planu kompleksnosti ostvarenih sistema raznolikost je izuzetno izražena. Danas su u primeni kako skromni, monoprocesorski sistemi koji realizuju funkciju digitalnih filtara, [1], ili prijemnika digitalnih signala, [2], tako i izuzetno skupi i složeni uređjaji za digitalnu obradu signala kakvi su npr. radarski ili sonarni sistemi. Samim tim veoma su raznovrsni i zahtevi koje takvi projekti treba da zadovolje. Navedimo samo neke od njih: brzina rada, niska cena, tačnost, programabilnost u višem programskom jeziku, mogućnost rada sa nekom od standardnih magistralnih struktura, komercijalna dobavljalivost komponenata itd. U svakoj konkretnoj primeni

izvestan broj ovih ili nekih drugih zahteva se nameće u prvi plan, dok ostali mogu da budu zadovoljeni u većoj ili manjoj meri. Ipak, u velikoj većini primena posebno se ističu računski aspekti rešenja: tačnost, brzina i efikasnost, a na njih se utiče kako izborom algoritma tako i organizacijom računarskog sistema.

Zbog velike raznovrsnosti primene i zahteva koji se pred njih postavljaju postoji više nivoa sistema za digitalnu obradu signala.

Za primene sa skromnim zahtevima za brzinom računanja dovoljni su monomikroprocesorski sistemi sa osmобitnim ili šesnaestobitnim mikroprocesorima kao što su npr. Intel 8088 odnosno 8086, [3], [4].

U slučaju izraženijih zahteva za numerikom na raspolaganju stoje sistemi sa kombinacijom mikroprocesora opšte namene i specijalizovanih numeričkih procesora, koji za red veličine podižu numeričke performanse sistema. Jedan primer ovakve konfiguracije je kombinacija Intel-ovog mikroprocesora generalne namene 8086 i numeričkog procesora 8087, čime je znatno dobijeno na brzini i tačnosti. Na taj način standardni skup instrukcija procesora 8086 proširen je sa aritmetičkim, trigonometrijskim, eksponencijalnim i logaritamskim instrukcijama sa sedam tipova podataka čime se ukupne performanse sistema podižu 10-100 puta.

Sledeći nivo sistema za digitalnu obradu signala predstavljaju sistemi nastali iz sprege standardnih mikroprocesorskih struktura i signal procesora u čipu. U ovim sistemima su objedinjeni kvaliteti mikroprocesorskih struktura opšte namene, kao što je npr. mogućnost korišćenja memorije velikog kapaciteta i velike računске mogućnosti signal procesora. Ovakva jedna struktura nastala u sprezi lokalne konfiguracije mikroprocesora familije Intel 8086 i signal procesora TMS32010, Texas Instruments, je detaljno opisana u ovom radu [5].

U slučaju još većih zahteva primenjuju se distribuirani mini/mikro sistemi sa multipliciranim strukturama iz prethodnih tačaka koje su povezane na različite načine, [6].

Najveće sisteme pored distribuiranosti odlikuje i primena specijalizovanih mašina paralelnog tipa, vektorskih procesora, koji imaju

izuzetno veliku računarsku snagu, danas već i do sto miliona operacija u pokretnom zarezu u sekundi, [7].

2. JEDNA KLASA STRUKTURA ZA DIGITALNU OBRADU SIGNALA

Komplementarnost dobrih i loših osobina mikroprocesora opšte namene i signal procesora u čipu koja je u dobroj meri zastupljena pruža solidnu osnovu za izgradnju kombinovanih mikroručunarskih sistema. Odgovarajućom organizacijom može se postići da tako komponovani sistem preuzme uglavnom bolje osobine obeju strana.

Dobra osobina mikroprocesora opšte namene je mogućnost adresiranja velikog adresnog prostora koji je danas već reda megabajta. Ovo sa jedne strane omogućava korišćenje složenijih operativnih sistema i sistemskog softvera uopšte, sa druge strane složenijih aplikativnih programa, što sve zajedno doprinosi povećanju ukupne efikasnosti sistema. Postoji i mogućnost adresiranja velikog ulazno/izlaznog prostora što omogućava komotan rad sa većim brojem periferija. Bogat skup instrukcija omogućava ugodno i efikasno programiranje, a razvijeni su i prevodioci za više programске jezike što još više olakšava rad na izradi softvera. Značajnu prednost predstavlja i postojanje procesora sa posebnim namenama koji oslobađaju centralni procesor od pojedinih za njega obimnih poslova, a unose i nove kvalitete u njihovom izvršavanju. Tu spadaju numerički i ulazno/izlazni procesori. Ulazno/izlazni procesori preuzimaju na sebe brigu oko dela kontrole ulazno/izlaznih aktivnosti sistema. Oni mogu da kontrolišu ulazno/izlazne uređaje, da vrše brzi prenos podataka, pod programskom kontrolom ili metodom direktnog memorijskog pristupa, i u toku prenosa izvesne obrade tih podataka. Numerički procesori proširuju standardni skup instrukcija procesora opšte namene, a omogućavaju i rad sa više formata brojeva čime ubrzavaju numeričke obrade i pružaju mogućnosti za rad sa većom tačnošću. Ipak, ni numerički procesori ne omogućavaju uvek dovoljnu brzinu izračunavanja.

Osnovna odlika signal procesora u čipu je mogućnost izuzetno brzog izvršavanja određene klase algoritama. Do skora su ovakve brzine postizane isključivo u velikim vektorskim procesorima, specijalno projektovanim uz pomoć bit slice tehnologije. Razvoj VLSI tehnologije je danas omogućio smeštanje mnogih elemenata vektorskih pro-

cesora u jedan jedini čip. Osnovni izvor ovako velikih brzina je postojanje veoma brzih hardverski realizovanih aritmetičkih jedinica, sabirača i množača koji su smešteni u ove signal procesore. Postoje još neke hardverske pogodnosti za izvršavanje određenih tipova algoritama. Današnji stupanj razvoja tehnologije je još uvek dozvoljava relativno skromne resurse ovakvim procesorima kao što su raspoložive memorije za podatke ili smeštanje programa kao i mogućnosti ulaza i izlaza. Međutim ove granice se veoma brzo pomeraju, a već neki komercijalno raspoloživi signal procesori su koncipirani tako da dozvoljavaju značajno proširivanje ovih resursa.

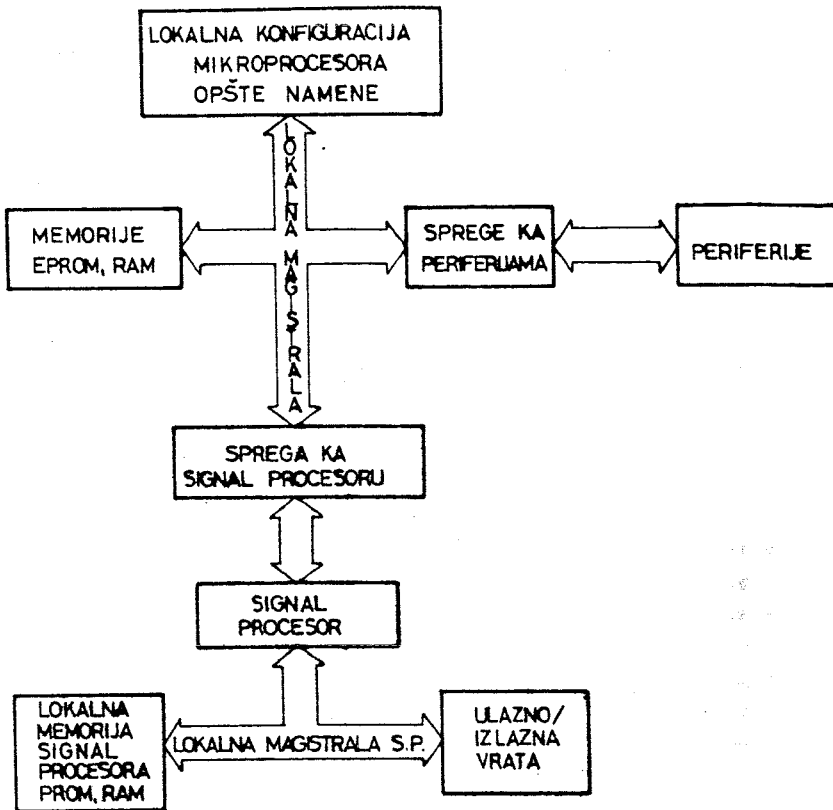
Iz ovog svega je jasno da računarski sistem koji objedinjava pobrojane bogate mogućnosti mikroprocesora opšte namene i izuzetnu brzinu računanja signal procesora u čipu predstavlja novi kvalitet.

3. JEDNA STRUKTURA ZA DIGITALNU OBRADU SIGNALA

Na ovim principima koncipiran je i realizovan jedan računarski sistem primarno namenjen za izvršavanje algoritama digitalne obrade signala, ali koji poseduje i dobru dozu univerzalnosti tako da može da bude primenjen i daleko šire.

Osnovna struktura računarskog sistema je prikazana na slici 1. Procesorska struktura računarskog sistema se sastoji od lokalne konfiguracije mikroprocesora familije 8086 i od signal procesora u čipu TMS32010. Računarski sistem je organizovan oko dve magistrale-lokalne magistrale mikroprocesora 8086 i lokalne magistrale signal procesora na koje se oslanjaju standardni računarski resursi.

Lokalna konfiguracija se sastoji iz šesnaestobitnog mikroprocesora opšte namene 8086, numeričkog procesora 8087, ulazno/izlaznog procesora 8089 i procesora sa jezgrom operativnog sistema 80130. Ovi procesori koriste istu magistralu, a koordinacija rada po njima se obavlja preko posebnih linija preko kojih se prenose signali za dodelu magistrale i signali potvrde dodele magistrale. Prioritet za dodelu magistrale u realizovanoj konfiguraciji ima ulazno/izlazni procesor 8089. On dobija pristup magistrali kada to zatraži od centralnog procesora, a po obavljenom poslu mu vraća kontrolu. Ovakvo regulisanje prioriteta je izvršeno u skladu sa ulogom procesora u računarskom sistemu.



Slika 1.

Ulazno/izlazni procesor 8089 sa dva U/I kanala preuzima na sebe brigu oko dela kontrole ulazno/izlaznih aktivnosti sistema tamo gde se to pokazalo potrebno i moguće. Procesor 8089 je u stanju da kontroliše ulazno/izlazne uređjaje, da vrši brzi prenos podataka i uz prenos odredjenu obradu tih podataka. Ulazno/izlazni kanali mogu da obavljaju inicijalizaciju periferijskih kontrolera, da ih opslužuju, kao i da podržavaju nekoliko različitih tipova prenosa podataka. Komunikacija između centralnog procesora i ulazno/izlaznog procesora vrši se putem razmene poruka u odredjenim blokovima u RAM memoriji sistema.

Primenom numeričkog procesora 8087, standardni skup instrukcija procesora 8086 proširen je sa aritmetičkim, trigonometrijskim,

eksponencijalnim i logaritamskim instrukcijama. Numerički procesor radi sa sedam tipova podataka pri čemu je maksimalna dužina podataka 80 bita što omogućava izračunavanja sa velikom tačnošću. I softverski i hardverski interfejs prema numeričkom procesoru su izuzetno jednostavni i omogućavaju centralnom procesoru nesmetani i paralelni rad.

Jezgro operativnog sistema, 80130 proširuje mogućnosti centralnog procesora sa 35 primitivnih funkcija operativnog sistema koje omogućavaju upravljanje zadacima, njihovom komunikacijom i sinhronizacijom, kao i upravljanje zahtevima za prekidom i raspoloživim memorijskim prostorom. Ove funkcije služe kao osnova za izgradnju operativnog sistema koji podržava istovremeno izvršavanje više zadataka u realnom vremenu.

Svi ovi procesori izlaze na istu lokalnu magistralu i preko nje su spregnuti sa signal procesorom. Signal procesor u čipu, TMS32010, se odlikuje modifikovanom harvardskom arhitekturom - razdvojenom memorijom za podatke i programe što omogućava pun paralelizam u očitavanju i izvršavanju instrukcija. Modifikacija harvardske arhitekture se sastoji u tome što postoji i mogućnost transfera podataka između programskog prostora i prostora podataka pa se na taj način povećava fleksibilnost sistema. Procesor je šesnaestobitni sa tridesetdvobitnom aritmetičko/logičkom jedinicom i posebnim hardverskim množačem. Množač i ugrađeni pomerači i pomoćni registri čine procesor izuzetno pogodnim za izvršavanje odredjenih tipova algoritama iz oblasti digitalne obrade signala.

Predviđena su dva tipa sprege između sistema procesora familije 8086 i signal procesora; koji će se tip primeniti zavisi od klase algoritama koji se izvršavaju na signal procesoru.

U slučaju primene algoritama blokovskog tipa, npr. BFT, koristi se sprega preko komunikacionih vrata širine šesnaest bita za prenos u oba smera. Sprega je realizovana sa dve komponente Am2950-osmobitnih bidirekcionih ulazno/izlaznih vrata. U okviru kontrolnih signala izvedeni su i signali koji omogućavaju prenos podataka metodom direktnog memorijskog pristupa što pogoduje prenosu celih blokova podataka.

Kada se primenju algoritmi rekurzivnog tipa, sprega se realizuje pomoću FIFO memorija. Za svaki smer podataka koriste se po dve komponente MK4501-devetobitne paralelne FIFO memorije, kapaciteta po 512 reči. Ovakva sprega pruža fleksibilnije mogućnosti za rad u realnom vremenu, posebno za izvodjenje algoritama rekurzivnog tipa, ali zahteva nešto složeniju kontrolu razmene podataka, jer se mora voditi računa o signalima prepunjenja i ispražnjenja FIFO memorija.

Sam procesora, duž obeju magistrala su locirani standardni računarski resursi. Na magistrali familije 8086 je programska memorija u EPROM-ima i RAM memorija za podatke. Kao EPROM-i su korišćene komponente Intel 27128 kapaciteta $16\text{ K} * 8\text{ bita}$. Ukupan kapacitet EPROM memorije u sistemu je 96 K. RAM memorija je realizovana iz dva dela. Veći deo memorije je radi postizanja veće gustine realizovan pomoću integrisanih RAM-ova Intel 2186 kapaciteta $8\text{ K} * 8\text{ bita}$. Na ovaj način je implementirano 96 Kbajta memorije. Za jedan deo RAM memorije je bilo nedopustivo da joj se ne može pristupiti za vreme osvežavanja pa je taj deo realizovan sa statičkim komponentama IMS1420 - $4\text{ K} * 4\text{ bita}$. Na ovaj način je ugrađeno 32 Kbajta memorije. S obzirom na daleko šire ulazno/izlazne mogućnosti ovde su smeštene i sprege ka većini periferija koje mogu da variraju u zavisnosti od konkretne namene sistema. Realizovane su kako serijske tako i paralelne sprege. Na magistrali signal procesora smeštena je programska memorija koja je realizovana pomoću brzih PROM-ova kapaciteta 2 K reči po 16 bita i RAM memorije takodje kapaciteta 2 K reči. Na taj način se sa jedne strane omogućilo izvršavanje programa u punoj brzini, a sa druge se ostavila mogućnost izmene programskog sadržaja i tako se u potpunosti iskoristila modifikovana harvardska arhitektura signal procesora. Na ovoj magistrali postoji mogućnost i korišćenja ulazno/izlaznih vrata, ali se ona zbog manjih mogućnosti slabije koristi.

U ovako konfigurisanom sistemu signal procesor se koristi za izvršavanje specifičnih algoritama obrade signala za koje je on optimalno podešen i na taj način svojim efikasnim računanjima maksimalno doprinosi podizanju ukupne efikasnosti celog mikroracunarskog sistema.

4. ZAKLJUČAK

Kombinacijom mikroprocesorske strukture procesora generalne namene i signal procesora u čipu, uzimajući u obzir karakteristične odlike i jednih i drugih, dobijen je računarski sistem za kvalitativno novim osobinama koje posebno dolaze do izraza pri izvršavanju određenih algoritama iz oblasti digitalne obrade signala.

5. LITERATURA

- [1] TMS32010 User's Guide, Texas Instruments, 1983.
- [2] A. Zavaljevski, ..., "Realizacija prijemnika binarnih signala pomoću signal procesora TMS320'", IX Bosanskohercegovački simpozijum iz informatike, Jahorina '85.
- [3] IAPX 86, 88 User's Manual, Intel 1981.
- [4] Component data catalog, Intel, 1982.
- [5] G. Živanović, ..., "Dve procesorske strukture za digitalnu obradu signala", IX Bosanskohercegovački simpozijum iz informatike, Jahorina '85.
- [6] C. Weitzman, "Distributed Micro/Mini Computer Systems", Prentice Hall, 1980.
- [7] C. Cole, ..., "A Real-Time Floating Point Variable Frame Rate LPC Vocoder, FPS User's Group Meeting, Portland, 1977.